

미래기술육성센터 '26년 지정테마 과제 제안 요청서(RFP)

1. 반도체 AI
2. 차세대 반도체 소자
3. 반도체 공정
4. 반도체 패키지
5. Quantum/Bio 컴퓨팅
6. 시스템 설계 및 아키텍처
7. 차세대 디스플레이
8. 차세대 통신
9. Advanced AI
10. 차세대 배터리
11. 미래 에너지 솔루션
12. 미래 환경 솔루션
13. 차세대 로봇
14. 헬스 솔루션
15. 차세대 유전자/단백질 치료제
16. 차세대 노화 치료 및 진단 기술
17. 바이오 공정/플랫폼 기술
18. 차세대 정밀 의료 진단 및 바이오 융합 기술

1. 반도체 AI

1.1 AI 기반 신소재 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 연구원의 직관과 시뮬레이션, 핸즈온 실험 기반의 기존 소재 개발 방법론과 다른, 데이터, AI, 로봇 기술을 활용하여 신소재를 탐색하고 최적화를 가속하는 새로운 연구 방법론 발전 중 - 이를 활용하여 그 동안 개발이 용이하지 않았던 새로운 기능성 소재의 혁신을 모색할 수 있을 것으로 기대. 예) 고유전율 소재, 차세대 반도체, 초전도체 등
세부사례	<p>① LLM 기반 End-to-End Materials Discovery (Scientific AI)</p> <ul style="list-style-type: none"> - AI 를 통한 물성/특성 예측 정밀도 향상 - 논문, 특허, 내부 데이터 등으로부터 지식 구조화 - 추론 LLM 및 Multi-agent 를 활용한 가설 생성 및 평가, 검증 체계 개발 - 시뮬레이션(MLFF, DFT 등)을 자율적으로 수행할 수 있는 Agent 개발 <p>② AI 를 활용한 구조 및 특성 예측 기반 신소재 설계</p> <ul style="list-style-type: none"> - AI 를 통한 물성 예측 정밀도 향상 - AI 를 활용한 소재의 열화 특성, 내구성 등을 예측하여 소재 수명 연장 전략 수립 - AI 예측 결과의 원인/인과관계 분석을 통한 물성 발현 매커니즘 규명 - 역설계 기반 신소재 설계 (inverse design)

구분	주요 내용
	<ul style="list-style-type: none"> · 실험 및 데이터를 체계적으로 축적하여 데이터 기반의 소재 설계 · 실험 데이터가 부족한 경우 데이터를 보완하는 기술 · 계산 목표 물성 기반 최적의 조성 및 구조 도출 <p>③ 신소재 구현 가속화</p> <ul style="list-style-type: none"> - 자동화를 통한 실험 정밀도/신뢰도 향상 - 최적의 합성 경로 탐색을 통한 실험 효율화 - 생성형 AI, 로봇 기술, 데이터 기법 활용 신소재 합성 가속화 <p>④ 신소재 사업 적용</p> <ul style="list-style-type: none"> - Self driving lab 등을 통한 소재 공정 최적화

1.2 반도체 소재 성능 예측 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 반도체 CVD / ALD 공정에 사용되는 유기 금속화합물들은 공정 조건의 고도화로 상황에 따라 특정 물성이 요구되고 있음. 이에 따라 소재 개발 가속화를 위해 요구되는 물성을 Simulation 으로 사전에 예측하는 기술이 중요함
세부사례	<ul style="list-style-type: none"> ① AI 기반 유기 금속 화합물의 반응성 <ul style="list-style-type: none"> - 신규 멀티덴테이트 리간드와 중심 금속의 반응시 착체 형성 메커니즘/착체 구조/안정성 예측 - 합성된 소재의 열안정성 예측 ② ML 기반 유기 금속 화합물의 증기압 예측 기술 <ul style="list-style-type: none"> - 유기 금속 화합물의 점도 예측 기술 - 유기 금속 화합물의 증기압 예측 기술 ③ CVD / ALD 공정시 표면 반응성 예측 메커니즘 분석 <ul style="list-style-type: none"> - 증착공정에서 유기 금속 화합물의 표면 반응성 및 박막 형성 메커니즘 규명 - 기판, 공정 온도, 공정 압력, (+ 촉매 조건)에서의 Surface Diffusion / Layer 증착두께 Kinetics 예측 기술 ④ ML 기반 유기 금속 화합물의 Reorganization Energy 예측 <ul style="list-style-type: none"> - 유기 금속 화합물의 바닥/들뜬 상태 구조 차이에 의한 변화 에너지 예측 기술 - 유기 금속 화합물의 Electron Transfer 에 의한 구조 차이에 의한 변화 에너지 예측 기술

- | | |
|--|--|
| | <ul style="list-style-type: none">⑤ ALD/Cleaning/CMP 공정의 유기 Inhibitor 작동 원리 규명<ul style="list-style-type: none">- ALD/Cleaning/CMP 공정에서 사용되는 유기 Inhibitor 의 표면 분포 구조 및 Inhibition 원리 규명⑥ Wet Etching 공정에서 유기 화합물의 표면 반응성 및 반응 메커니즘 규명<ul style="list-style-type: none">- Wet Etching 공정에서 금속 화합물의 표면 반응성 및 식각 메커니즘 규명 |
|--|--|

1.3 반도체 공정 개선을 위한 AI 기술

1.3.1 AI/ML-based design 최적화

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Design 별 PPA 최적화 recipe 생성 - Design PPA 조기 예측 모델 생성
세부사례	<ul style="list-style-type: none"> ① AI/ML을 위한 Design representation 개발 <ul style="list-style-type: none"> - Design을 vector로 표현할 수 있는 방법 개발 - Design PPA를 좌우할 주요 특성들로 표현 ② Design representation과 PPA recipe 최적화 모델 개발 <ul style="list-style-type: none"> - 사업부내 data를 활용하여 training하고 모델 개발 - 선단 공정은 transfer learning으로 모델 update ③ Gen AI 기반 Document/Requirement Agent <ul style="list-style-type: none"> - 요구사항 문서에 정의된 내용을 바탕으로 context를 고려한 해당 RTL을 mapping 해주는 기술 - 요구사항/RTL mapping 기술을 바탕으로 RTL 변경점 review 가능한 기술 - system 정의 및 IP 정의를 바탕으로 system level의 요구사항을 IP level의 요구사항으로 분해하는 기술 - IP의 요구사항들을 바탕으로 HW modeling으로 작성해주는 기술 - IP 내부의 설계 구조(microarchitecture)를 abstraction level 별로(high -Transaction level modeling, middle Bus functional model, low-Cycle accurate model) 정의 하는 기술

구분	주요 내용
	<p>④ 과제별, design 별 PPA 최적화 recipe 조기 확보</p> <ul style="list-style-type: none"> - Design-customize된 recipe 개발에 더 많은 시간 확보 <p>⑤ Design PPA 조기 예측 통해 TAT-감소</p> <ul style="list-style-type: none"> - 더 잠재력 있는 시도에 더 많은 시간 쓸 수 있음 <p>⑥ AI Agent를 활용한 RTL Creation 및 Verification</p> <ul style="list-style-type: none"> - Design rule/Spec 고려된 RTL 생성으로 설계 TAT 감소 - PPA 예측 결과에 대한 feedback으로 RTL 최적화 - FV/SV 자동화 및 Debugging 자동화로 검증 TAT 감소 - 생성-검증-Signoff에 이르는 신규 design flow 확보로 설계 TAT 단축 및 품질 경쟁력 강화 <p>⑦ DRAM Core IP(BLSA/SWD) Library 개발</p> <ul style="list-style-type: none"> - Area 최적화를 위한 단위 IP 구성 방법 및 구성별 Place & Route 방법을 찾고 Library 화 하여 PPA(Power, Performance & Area) 최적화 설계를 위한 Template 개발 <p>⑧ AGI 기반 Autonomous Design Platform 확보</p> <ul style="list-style-type: none"> - End2End 개발/검증 Flow - Design Data 확보 및 Data Analytics 환경 구축 - Spec2GDS Flow 확보/활용으로 개발 생산성 향상

1.3.2 차세대 HPC향 DFT 설계 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 및 HPC 제품향 DFT 설계/불량 분석 Solution - 3DIC 제품향 DFT 설계/불량 분석 Solution
세부사례	<ul style="list-style-type: none"> ① 3DIC 전용 DFT 설계/불량 분석 <ul style="list-style-type: none"> - 3DIC 전용 Testability 및 Test Coverage 100% 확보 위한 DFT 설계 구조 - 3DIC 전용 불량 분석 및 OFI 기법 개발 ② 테스트 한계 극복 위한 불량 분석 기법 <ul style="list-style-type: none"> - Functional 테스트 커버 가능한 EDS 테스트 기법 (미선별 불량 사전 검출) - 불량 분석 TAT 감소 기법

1.3.3 Sub 1nm 향 3D cFET DT/PPA 방법론

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신규 소자 구조 및 Cell Height 감소
세부사례	<ul style="list-style-type: none"> - Lower Metal Resource 부족 극복을 위한 Routing 최적화 방법론 - PPA 고려한 Block PDN 최적화 방법론

1.3.4 로직 제품 수율 개선 방법론

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 파운드리 로직 제품은 신제품 출시 시점에 맞춰 양산 일정이 정해지므로 선단 노드의 초기 수율 개선 속도 향상에 활용 - 설비/검사/계측의 L0/L1/L2/L3 데이터를 활용한 자동 이상 감지 및 예측 시스템 구축을 통한 선제적인 공정 관리 및 공정 완성도, 성능/수율의 향상에 활용
세부사례	<ul style="list-style-type: none"> ① 다중 불량 전수 분석 (EDS 후 eFA/pFA) <ul style="list-style-type: none"> - Power, Performance, Area 발전을 위한 공정 노드 개발 난이도는 지속 증가하고 연관 불량은 동시 발생하기 때문에 Chip 내 존재하는 모든 불량을 드러내야 하는 필요성이 높아지고 있음 ② 양산 적용 가능한 고난도 계측 (Inline) <ul style="list-style-type: none"> - Inline 검출력 낮으나 수율 영향성 높은 불량에 대한 계측 방법론 (CA NOP, BEOL Void 등 Bottom Void 성 불량, PC-CA Short 등 Layer 간 불량, <20nm SLO 등 Small Size 불량) ③ 공정 불량 보여주는 DFT(SCAN, SRAM) 방법론 (설계) <ul style="list-style-type: none"> - eFA/pFA 없이도(EDS 결과만으로도) 불량 Layer 특정할 수 있는 DFT 설계 방법론 (BINxxxx = PC B/G) 및 불량모드 검출 TEG 개발 (Inline 검출, Electrical 측정포함)

④ 예측 AI model system 개발

- 제품의 performance, ET, 수율 예측 AI model 을 개발하고 시스템을 구축
- 예측된 결과를 바탕으로 선제적인 제조 공정 조치를 실시간으로 대응하고, 제조 공정 비용을 절감하며 에너지 공수 절감 및 성능 향상에 기여

⑤ 수율 분석 AI 시스템

- 분석 자동화 및 지능화를 이뤄내고, 분석 Knowhow 를 시스템화 하고 심층 분석 개발 시스템 제공
- 제공된 시스템을 통한 분석 고도화 및 공정 관리 향상 기여

1.3.5 FAB Simulation 기반 생산성 개선 방법론

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Multi FAB 에서 다양한 Node/제품 양산에 따른 실제 FAB 수준 Simulation 필요성이 증가하고 있고 이를 통해 반도체 제조에 대한 이론적/현실적 해석에 활용 - FAB 현황(현재공, FAB In, 생산계획 등)과 라인 변동성(재공에 따른 PRC 별 Move 패턴 반영 등)을 고려한 제조 Capatable 구축 및 제조 운영에 활용
세부사례	<ul style="list-style-type: none"> ① FAB Simulation 전라인 구축 <ul style="list-style-type: none"> - What-If 시뮬레이터 S5 구축 후 전라인 횡전개 정합성 제고를 위한 라인별 특화 기능 구축 ② What-If Scenario 비교/분석 환경 구축 <ul style="list-style-type: none"> - 시나리오간 다수준 레벨 비교분석 지원 가능한 UI환경 구축 - 사용자 관점에서 추가적인 분석을 할 수 있도록 Output 파일 I/F 환경 구축 ③ 제품/공정/block/공정구간별 목표 Active TAT What-If 환경 구축 <ul style="list-style-type: none"> - 특정 제품에 대해 최우선 진행 시 달성 가능한 TAT 를 도출할 수 있는 What-If 로직 구축 - 특정 제품에 대해 일정 수준 TAT 로 진행 시 타 제품 Wip/Move/TAT 영향도 분석 지원하는 What-If 로직 구축 ④ 현업향 즉응형 경량 Model 개발 적용 <ul style="list-style-type: none"> - TAT 기준정보를 현재공, P-MIX 투입계획 Data에 접목하여 기존 WISDOM 엔진 대비 간결

구분	주요 내용
	⑤ FAB 현황과 라인 변동성 고려한 제조 Capatable 구축 _ FAB 현황(현재공, FAB In, 생산계획 등)은 현 Data 활용 _ 설비 생산성을 CAMP나 TPSS 기반 고정값이 아닌 Hill함 수 기반 Deep Learning 사용하여 제공에 따른 PRC별 Move 패턴 반영(Shift별 투입 가능시간 조절 등)

1.4 AI & Robot 활용 FAB 생산성 개선(공정 생산 최적화)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 공정/설비 데이터의 실시간 분석 및 예측을 통한 품질 개선, 비용절감 및 생산성 향상 - AI 및 Robot 활용 Dark Factory 향 제조 환경 구축
세부사례	<ul style="list-style-type: none"> ① 예측 보전 (Predictive Maintenance) <ul style="list-style-type: none"> - 설비 Sensor Data 를 활용한, 부품의 성능 저하 및 문제 발생 시점을 사전에 예측, 최적 보전 시점 도출 및 BM 예방을 통한 품질 향상 및 생산성 개선 ② 공정 최적화 <ul style="list-style-type: none"> - 공정 Parameter(Temp, Gas, Pressure, Power 등)에 대한 자동 최적화 및 APC 적용을 통한 공정 안정화 및 산포(In-Wafer, Wafer to Wafer) 개선 - 이상적 생산조건 설정을 통한 품질개선 및 수율 향상 TAT 단축 ③ 생산 최적화 및 스케줄링 개선 <ul style="list-style-type: none"> - 재고, 원자재, 수요 변화, 설비 별 품질 수준 고려 최적의 생산계획 수립. 스케줄링 개선을 통한 Speed 및 수율 동시 개선 ④ Robot 활용 <ul style="list-style-type: none"> - Co-Bot, 휴머노이드, 4족 보행 등 피지컬 AI 활용 엔지니어링 업무 대체 및 보조

1.5 반도체 제조/개발을 위한 Foundation AI Model

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - DS 반도체 제조 및 R&D 업무의 생산성 및 품질 혁신 목표 - 반도체 공정/지식 데이터의 통합 AI 학습 및 반도체 전문가 Copilot 제공 - Fab In부터 Out 까지 Orchestration 및 Autonomous Fab 적용 - AI 시대 반도체 초미세화·복잡성 증가로 제품 TAT (turn-around time) 지연 및 공정 변경점 빈번 발생하나, 기존 방식은 공정 변경을 위한 계측/공정 recipe revision이 불가피해 수율 ramp-up의 주요 병목 중 하나로 작용하고 있음. 따라서 multimodal foundation AI (공정·설비 parameter/image/spectrum) 기반 공정 변경점 선제 이상 감지 및 revision 자동화가 반도체 AI 팩토리 구축과 제품 경쟁력 강화에 필수적 - Foundation AI 모델을 주요 공정에 확산 후, 축적된 불량 data를 reference로 상위 foundation AI 모델을 개발하면 신제품 개발 단계처럼 학습 data가 적은 상황에서도 공정 path 최적화 및 수율 예측으로 발전시킬 수 있음. 이를 통해 digital twin 완성 가속화 및 제품 개발·양산 주기를 획기적으로 단축
세부사례	<ul style="list-style-type: none"> ① 반도체 지식을 학습하는 Large Language Model 기술 개발 <ul style="list-style-type: none"> - 반도체 Text 를 학습하고 질문에 대해 전문가 수준으로 신뢰성 높은 답변 ② Text뿐만 아니라 Image, Chart, Graph, Table, 문서를 학습하는 Multimodal Foundation Model 기술 개발 <ul style="list-style-type: none"> - 반도체 업무과정에서 축적되고 생성되는 다양한 종류의

데이터를 학습하고 전문가 수준으로 답변 (Copilot)

③ 전문가가 별도의 학습 데이터 생성 없이 데이터를 스스로 학습 하는 기술 개발 (Self-supervised Learning)

- Instruction Data 없이 PPT, Word, PDF 에 있는 지식을 추출하여 스스로 학습하고 이를 활용해 답변

④ 정보를 바탕으로 스스로 판단하고 계획하고 실행하는 Agent 기술 개발

- Sub-task 단위의 요청을 수행하여 Insight 와 Suggestion 을 제공 받는 Copilot 수준을 넘어 Task 에 대한 Role 과 Objective 를 설정해주면 AI 가 Planning 부터 Execution 까지 Autonomous 하게 수행

⑤ 적은 비용을 요구하는 새로운 모델 아키텍처 또는 학습/인퍼런스 알고리즘

- 모듈화 아키텍처(MoE 등)

- Transformer 를 대체하는 새로운 모델 아키텍처 (State-space Model 등)

⑥ 신제품 개발 공정 Path 최적화 (BKM Pathfinder)

- 양산 제품의 과거 BKM 공정 path 별 불량 fail-bit 이력을 학습한 foundation AI 모델을 활용하여 개발 단계 신제품의 최적 공정 path 를 사전 예측하여 초기 working-die 확보 공정 path 발굴에 기여

⑦ 수율 Ramp-up 불량 예측

- 수율 안정화 되어 있는 다양한 제품의 불량 data 를 reference 로 학습한 foundation AI 모델을 활용하여

수율 ramp-up 단계 제품 불량률 사전 예측하여 빠른 수율 향상에 기여

⑧ 제품 양산 수율 산포 제어

- 공정 · 설비 parameter/image/spectrum data 기반 시계열 multimodal 학습으로 정상/불량 wafer 의 패턴을 인식하여, 공정 변경 · 변동으로 인한 사고 발생 시 불량 wafer 의 패턴을 실시간 탐색 및 자동 Lot/설비 조치하여 양산 제품 수율 drop 방지에 기여

⑨ 예측/공정 Recipe Revision 자동화 (Recipe Adviser)

- Multimodal foundation AI 모델 활용하여 예측/공정 recipe parameter to output 패턴을 학습하여 공정 변경점 기인한 이상 패턴 발생시 자동 감지 및 adaptive learning 기반 revision 자동화 구현하여 예측/공정 revision 공수 최소화 달성으로 제품 개발 · 양산 가속화 기여

1.6 반도체 미세화에 따른 원자 수준 Simulation 고도화

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 반도체 미세화에 따른 대규모 원자 수준 Simulation 필요성이 증가하고 있고 이를 통해 다양한 반도체 소재에 대한 기계적 · 열역학적 · 전기적 물성 및 반응 해석에 활용 - 새로운 원자 수준 Simulation 을 차세대 반도체 실제 공정 및 구조를 반영할 수 있는 소재 발굴에 활용
세부사례	<p>① 대규모 병렬화 및 Simulation 가속화</p> <ul style="list-style-type: none"> - 원자 수준 Molecular Dynamics 시뮬레이션으로 Full Device 및 실제 공정 묘사가 가능한 방법론 가속화 및 다양한 Rare-event Sampling / Accelerated Dynamics 접목 - 신규 아키텍처(GPU/CPU hybrid 등)에 최적화된 병렬 분산 계산 알고리즘 개발 및 Accelerated Dynamics/Rare Event Sampling 등의 가속화 알고리즘 접목을 통한 기존 MD 시뮬레이션의 한계 극복 <p>② 다양한 소재間 상호 작용에 관한 방법론</p> <ul style="list-style-type: none"> - 다양한 공정(ALD, CVD, PVD 등)과 소재 거동을 표현할 수 있는 모델 Coverage 확장 (산화물/질화물 등의 전통적인 반도체 소재 外 금속, 합금 재료 등의 물성 해석에 필요한 상호 작용) - AI 등의 다양한 접근방법을 활용한 신규 물질 상호 작용 신속한 확장 방법론 개발

③ AI 기반 Meshless 3D Simulation

- Mesh 기반으로 수행되는 다양한 물리 Simulation의 TAT-Coverage-정합성 Tradeoff 를 AI 로 극복
- 정형/비정형 Mesh 의 Graph Network 변환 및 Simulation 상황에 따라 적응적으로 Network 의 Resolution 조절하는 알고리즘 필요

④ AI 기반 물리 방정식 고속 Solver

- Simulator 내부의 물리 방정식 (PDE: Partial Differential Equation)의 해를 수치해석기법이 아닌 미분 가능한 Deep Learning 을 사용하여 직접 구하는 방법 제시
- PDE residual, Boundary Condition, Initial Condition, Conservation Law 등을 반영하는 Physics-informed 학습으로 물리 일관성 확보
- 기존 Solver 와 결합하는 Hybrid Solver-in-the-loop 구조를 통해 정확도 및 적용 범위를 확장, 계산 속도 향상

⑤ 반도체 특화 Scientific Foundation 모델
(Multi-Physics pre-trained Model)

- Thermal/ Mechanical /Etch 등 다양한 물리 시뮬레이션 데이터를 활용해, 대규모 사전학습(pre-training)이 가능한 Scientific Foundation 모델 개발
- 단일 문제 전용 모델이 아니라, 물리/구조/경계조건 변화에 대해 전이학습이 가능한 범용 물리 AI 모델
- Neural Operator, GNN, Transformer, Physics-informed training 을 결합한 Hybrid Architecture 기반으로 확장

1.7 ML 및 AI 를 활용한 Simulation Platform (V-NAND 향 회로)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 설계 난이도 증가에 따른 TAT 혁신 및 완성도 확보 필요 - Machine Learning 과 Artificial Intelligence 를 이용한 반도체 회로 설계 및 최적화 - VNAND 가 고층화 되면서, WL Loading 을 구동하기 위한 Pump 회로의 전력 소모와 면적이 커지고 있음 - 이를 극복하기 위한 최고 효율의 VNAND 향 최적 고전압 생성 Pump 회로 - 공정 node migration 을 위한 설계 migration TAT 단축 - Machine Learning 과 Artificial Intelligence 를 이용한 반도체 회로 설계 및 최적화 - Analog IP 의 migration TAT 가 고객의 Foundry 및 공정 선택에 있어 장벽이 되고 있음
세부사례	<p>① Analog Layout 자동화</p> <ul style="list-style-type: none"> - 모든 동작 조건에서 Mismatch 를 최소화할 배치 최적화 알고리즘 - Clock Power 및 Decoupling Cap 배치, Clock Driver 배치, Clock Routing Pitch 연결 - 사양에 맞는 구조 및 소자 sizing 결정에 AI/ML 기반의 진보된 방법론을 적용하여 최적 성능 구현 - 설계 구조에 따른 최적 layout constraint 결정 결정된 constraint(matching 등)를 반영한 layout 자동생성

- LLM 과 설계 tool의 연계로 설계자의 수정/변경 의도를 실시간 즉각 반영

② Analog Input/ Output 회로 설계 최적화

- Memory Tx/Rx I/O Path의 성능을 결정하는 Analog 회로 (CML Divider, Phase Splitter, Sense Amp 등) 설계에 있어 사양에 맞는 구조 결정, 소자 Sizing(PPA)에 AI/ML 기반의 진보된 방법론을 적용하여 최적 I/O 성능 구현

③ 차세대 VNAND 향 초고효율 Pump

- 외부 전압 2.5V로부터 30V, 12V, 4V 등의 다양한 고전압 생성 Pump 회로에 대해 이론적 한계에 근접하거나 이를 뛰어넘은 초고효율의 Pump 회로 설계기법

④ 초저전력 Pump

- 최소한의 Power 를 소모하며 미래 VNAND 의 High Cap. Loading 을 구동
- 초고효율 Pump 혹은 저전력 Pump 회로 설계

⑤ 최소 면적의 Pump

- 고효율, 저전력을 달성하면서 회로 면적을 최소화할 수 있는 미래 VNAND 향 Pump 회로 설계

⑥ 상기의 ③, ④, ⑤을 모두 만족하면서 차세대 초고층 VNAND 구동에 최적화된 고전압 Pump 회로 설계

⑦ 반도체 성능 최적화를 위한 SW 기술

- AI·자율주행·XR 용 고성능/저전력 SW/Tool 등

1.8 AI 기반의 검증 자동화

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - SoC 의 규모 및 function 의 복잡도는 갈수록 증가하고 있으며 이에 따른 simulation 시간 증가 및 검증에 필요한 시나리오 개수도 증가 하는 추세 - 하지만 SoC 설계 검증에 주어지는 시간은 동일/감소하여, 이를 극복하기 위한 새로운 검증 방법론이 절실 - AP/Automotive/wearable 등의 SoC 설계 검증 분야
세부사례	<p>① ML(Machine Learning) 기반의 검증 디버깅 자동화</p> <ul style="list-style-type: none"> - Debug Assistant: ML 기반으로 검증자에게 Debug Point 를 가이드하는 역할을 수행하는 기술 - Debug History Finder: 이전 Debug History 를 학습하여, 현재 발생한 버그와 관련된 이력을 검증자에게 제공하여 불필요한 디버깅을 줄여주는 기술 <p>② ML 기반의 검증 수행 자동화</p> <ul style="list-style-type: none"> - 변경점을 분석하여 자동으로 관련 Regression 우선 수행 - ML 기반 Simulation 수행 시간을 예측하여 Regression 시 수행 종료 조건 생성 및 검증자가 불필요하게 기다리는 시간 단축 <p>③ ML 기반 Coverage Closure</p> <ul style="list-style-type: none"> - Scenario 에 대한 Clustering 와 ML 을 통한 시나리오 수 최소화. 최소 시나리오 수행으로 Coverage 목표 달성에 대한 TAT 단축 목표. Bug 조기 발견 등으로 설계 검증 TAT 단축

- ④ 위의 ML 기반 방법론들을 지원하는 통합 AI 검증 System
GenAI 기반 TC agent
- ⑤ Spec/Manual/표준문서 기반으로 기능요구사항을 중심으로 검증 필요한 항목을 itemize 하여 항목별로 검증 필요한 TC(Test Case)를 정의 하는 기술
 - System level 에서 IP 별 동작 시나리오를 기술한 문서를 바탕으로 개별 IP 의 시나리오기반 TC 를 정의 하는 기술
 - System level 에서의 목표 성능/Latency/QoS 를 바탕으로 각 IP level 의 비기능요구사항 검증 필요 항목 TC 를 정의하는 기술
 - code coverage data 를 바탕으로 uncover point 를 cover 하는 TC 생성 기술
- ⑥ Gen AI 기반 Debug Agent
 - 설계문서/설계 RTL/검증플랜/검증환경/검증 TC/Bug 정보 등을 바탕으로 bug 의 수준을 leveling 하고 단순 기능 bug 에 대한 debug 정보를 제공하는 기술
 - 복잡 기능 bug 에 대해서 예상 가능한 bug candidate 를 추출하는 기술(HW bug localization)
 - 현재 발생한 bug 와 기존에 발생했던 bug 정보와 비교하여 유사한 유형을 찾아 debug 방법론을 제시 해주는 기술

1.9 AI 시큐리티 시스템 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 기반으로 반도체 솔루션의 보안 위협 사전 탐지. 보안 강건성 확보 - AI 모델 서비스의 보안성 지표 및 검증 기준 확보
세부사례	<ul style="list-style-type: none"> ① AI 기반 자동화 취약점 진단 기술 <ul style="list-style-type: none"> - 화이트 해커의 모의 해킹 비용으로 취약점 분석 부재한 반도체 시스템 다수. AI Red Teaming 기술로 자동화 적용. S/W 및 H/W 통합 보안 확보 ② LLM 안전성 검증 기준과 검증 기술 개발 <ul style="list-style-type: none"> - LLM 서비스 활용시, 프롬프트 주입, 데이터 오염으로 인한 주요 정보 노출 등 위협 가중 - Secure LLM 에 대한 검증 기준 및 보안성 치료 기술/Process 부재로 상시 위협 노출 (반도체 산업, 금융, 공공 등) ③ 반도체 제품 개발 및 상용화 유지 보수에 AI Security Team 적용하여 AI 서비스 확산 잠재 이슈 해결

1.10 SW 무결성 검증 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 검증 TAT 혁신과 완성도 확보 방법론이 필요 - SW Component 를 부품으로 관리하고, 단위 부품의 검증을 진행한 뒤, 부품의 조합을 통해 빠른 제품 개발이 가능한 체계를 위해, 기술과 방법론이 필요 - Flash Solution 등의 Embedded Software 설계/검증 분야
세부사례	<ul style="list-style-type: none"> ① Software Product Line 을 위한 Software Engineering <ul style="list-style-type: none"> - 부품 검증 방법, 부품 간 호환성 검증, Side-Effect 검증, 부품 조합 방법, 이슈 검출 방법 - 부품의 과거 검증/불량 이력을 효과적으로 저장하고 재사용할 수 있는 방법 ② 제품 수준에서 효율적인 검증을 위한 Regression Test 방법론 개발 <ul style="list-style-type: none"> - 변경 요소 식별, 검증 자동화, 테스트 Scheduling 기법 ③ Software 검증 수준을 측정 방법론 개발 <ul style="list-style-type: none"> - Embedded Software 의 Code Coverage 를 코드 수정없이 측정할 수 있는 방법론 ④ ML 기반 최단 시간내 검증 수준을 높이는 테스트 방법론 개발 <ul style="list-style-type: none"> - Clustering, Deduplication 등의 기술을 통해 중복된 Test Case 를 찾고 최적화 하는 기술 - Test Case Auto Labeling 기술 ⑤ Embedded Software 향 Fuzzing 기반 테스트 방법론 개발

1.11 수치 해석 대체 인공지능 기반 기술 연구

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 전산 유체역학 (CFD) 및 에너지분야 - 구조 역학 및 제조, 열전달 및 재료 과학 분야
세부사례	<ul style="list-style-type: none"> ① 전통적인 수치 해석 기법의 고질적인 병목 현상을 해결하는 새로운 신경망 구조 연구 <ul style="list-style-type: none"> - PINNs (Physics-Informed Neural Networks, PINNs) ② AI 와 시뮬레이션 결합을 통한 실시간 결과 예측과 고차원 최적화 기술 연구 <ul style="list-style-type: none"> - Surrogate (대리모델), 생성형 AI 디자인 및 AI 기반 메싱 (Meshing) ③ 클라우드 네이티브 HPC 및 GPU 가속 인프라 연구

2. 차세대 반도체 소자

2.1 Monolithic 3D (M3D) & Heterogeneous Integration (HI)

구분	주요 내용
활용분야	<p>[Edge AI 향 M3D on-chip memory]</p> <ul style="list-style-type: none"> - 차세대 파운드리 IP: M3D memory on logic - 로직 연산자 근접 on-chip memory 의 밀도와 대역폭을 늘릴 수 있는 구조 설계 및 구현 - 단일 웨이퍼 상에 여러 층 소자들을 반복 형성, 초미세/고밀도 배선으로 연결하는 M3D 집적 기술과 이를 위한 신물질/단위소자/회로/아키텍처/알고리즘 <p>[Monolithically integrated heterogeneous device]</p> <ul style="list-style-type: none"> - 차세대 파운드리 IP: M3D EIC on PIC - 이종 기능의 모듈들이 고밀도로 적층/연결된 heterogeneous integrated 아키텍처 설계와 구현기술 - EIC-PIC co-integrated system: M3D stacked module on HI fabric
세부사례	<p>[Edge AI 향 M3D on-chip memory]</p> <p>① BEOL-compatible logic/memory devices</p> <ul style="list-style-type: none"> - 400°C 이하 저온 신물질 채널 대면적 성장 기술 - Multi-tier 적층 소자 구현 기술 - 고밀도 적층형 standard cell design/integration

구분	주요 내용
	<p>② M3D-aware macro design/integration</p> <ul style="list-style-type: none"> - MIV 기반 3D 적층 회로 설계와 구현 기술 <small>* monolithic inter-tier via</small> - 신물질 기반 소자 최적화 주변 회로 설계 기술 - Tier 별 power/routing 최적화 회로 및 구조 설계 <p>③ Chip-level M3D 설계와 성능 예측 모델</p> <ul style="list-style-type: none"> - Back-end 배선과 방열 경로 설계 및 구현 기술 - Si CMOS 와의 P&R 및 성능 예측 모델 개발 <small>* Placement & Routing</small> - 고밀도 적층 메모리 활용 신규 아키텍처 발굴 <p>[Monolithically integrated heterogeneous device]</p> <p>④ M3D integrated EIC with optical I/O chiplet</p> <ul style="list-style-type: none"> - on-chip BW 는 M3D, off-chip BW 는 optical 방식 - M3D logic core on optical interposer 구조 - Compute-in-memory 와 optical network 융합 구조 <p>⑤ III-V 물질 기반 power-, clock gate-driver</p> <ul style="list-style-type: none"> - 고밀도 M3D module 구동을 위한 고전류, 고효율 power 소자 및 clock driver MIV 기반 3D 적층 회로 설계와 구현 기술 - High-frequency switching voltage regulator <p>⑥ Physical AI 향 M3D 기반 CMOS image sensor (CIS)</p> <ul style="list-style-type: none"> - Bonding-free 3D stacked ROIC/memory/sensor <small>* Read-out integrated circuit</small> - CIM on logic stack 도입으로 고효율, 저전력 성능 <small>* Compute-in-memory</small> 확보 기술

2.2 실리콘 포토닉스

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 생성형 AI 기술 발전으로 데이터 센터에서는 고성능 데이터 처리와 연산 수행 필요성이 증가함. 이를 위한 Superchip, 클러스터링 기술, 대용량 HBM 메모리 확장 기술은 저전력, 초고속 interconnect 기술이 매우 중요함 - 기존의 전기 신호 기반 기술은 성능 개선에 제약이 따르고 있어(64Gbps/채널, ~cm 전송길이), 광신호를 이용한 실리콘 포토닉스 기술이 미래 인터페이스의 핵심 기술임 (NVIDIA, Intel, TSMC 등에서 차세대 인터페이스 기술로 채택) - 실리콘 포토닉스는 전기 신호와 광신호를 상호 변환 해주는 Electrical IC 설계 및 공정, Electronic IC 설계 및 Co-Packed Optics (Optical Interposer)가 핵심 기술임 - Meta-Photonics 를 실리콘 포토닉스 흐름에 결합하면 초소형 · 고효율 · 다채널 광소자를 구현 가능 데이터센터 · AI 서버에서 요구되는 저전력 · 초고속 인터커넥트를 현실화하고, Chip-to-Chip · CPU/GPU · HBM 등 수 cm 수준 고대역폭 연결을 단일 칩 수준에서 제공함

<p style="text-align: center;">세부사례</p>	<p>① Optical Interconnect 설계 기술</p> <ul style="list-style-type: none"> - 데이터 센터 향 Rack-to-Rack Optical Interconnect 를 위한 64Tbps, 1pJ/bit 급의 초고속 저전력 Optical Transceiver 설계 기술 - NRZ 및 PAM-4 기반의 Optical Modulator 및 이를 구동하는 전기 구동 회로 개발과 비선형성, Equalizing 기술 - 고대역폭 Optical Interconnect 를 위한 광 검출기 (Photo diode) 및 전기 신호로 변환하는 Trans-Impedance Amplifier 를 포함한 아날로그 프론트엔드 회로 설계 기술 - Chiplet 간(Chip-to-Chip), CPU/GPU 와 고대역폭 메모리(HBM) 간의 수 cm 수준의 인터페이스에 적용 가능한 고효율 아키텍처 설계 기술 <p>② CMOS 반도체 공정을 이용한 Photonics 소자 제작 기술</p> <ul style="list-style-type: none"> - 광통신 소자 대량 생산을 통한 저가화, 3차원 집적을 통한 소형화, 소자 반복 배치를 통한 대용량화 가능 <p>③ Optoelectronic multi-chip module package 기술</p> <ul style="list-style-type: none"> - CPU/GPU, FPGAs, memory 등의 기존 module 과 PIC (Photonics IC)의 2.5D CPO(Co-Packaged Optics) packaging 기술 <p>④ Meta 광학 기반 설계 기술</p> <ul style="list-style-type: none"> - 메타 광학 기술을 접목하여 기존 실리콘 포토닉스 기반 설계 방식의 한계를 극복
---	--

2.3 비휘발성 저항 메모리 물질 (RRAM 소재/물질 핵심기술)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - RRAM의 특성/신뢰성 한계를 넘는 저항 메모리 소자 - 차세대 eNVM-RRAM 제품 - FinFET base 차세대 내장용 비휘발성 메모리 - 차세대 MCU, CIS, DDI 등에서 Code/화질 개선 정보 저장용 비휘발성 메모리 - AI Weight Storage 저장 Memory
세부사례	<p>① 고신뢰성 구현 가능한 RSL (Resistance Switching Layer) 물질 개발</p> <ul style="list-style-type: none"> - Retention, Endurance, Read 특성 확보 - 산포 개선을 통한 양산성 확보 <p>② MLC (Multi Level Cell) 기술</p> <ul style="list-style-type: none"> - 고효율 고집적 저항성 메모리 소자 개발 <p>③ 차세대 MCU 제품</p> <ul style="list-style-type: none"> - MCU 제품 Spec 상향화로 차세대 MCU 제품군 FinFET node로 migration 진행 중 - MCU 제품 내장용 비휘발성 메모리 필수이며 기존 eFlash 경우 Migration 불가 차세대 비휘발성 메모리 소자 필요 - embedded RRAM Cost-effective 및 Magnetic issue free 장점 이용하여 특히 General Purpose MCU, IoT, Security MCU 등 non-auto MCU에 도입 검토 중 <p>④ 차세대 CIS / DDI 제품</p> <ul style="list-style-type: none"> - 픽셀별 밝기, 색상 차이를 보정하기 위한 Demura 데이터용 저장용 메모리 필요하며 해상도가

구분	주요 내용
	<p>높아질수록 높은 용량 필요</p> <ul style="list-style-type: none"> - embedded RRAM 을 통해 기존의 eFuse 나 OTP 메모리 대비 고집적 메모리 제공 <p>⑤ AI 가속기</p> <ul style="list-style-type: none"> - embedded RRAM 을 통해 SRAM 대비 높은 용량의 AI Weight storage 제공 - 외부 Access 최소화하여 초저전력 제품 구현

2.4 화합물 반도체 소자

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 고전압/고전력 전력반도체 소자 - 고속 RF 소자
세부사례	<p>① 고전력 GaN 전력 반도체</p> <ul style="list-style-type: none"> - GaN on Si 기판을 이용한 수평형 HEMT 소자 - 고전압 대응을 위한 수직형 GaN 소자 - Vertical PDN 구현을 위한 Si CMOS/GaN 전력반도체 Heterogeneous Integration Scheme - GaN 전력반도체 신뢰성 개선을 위한 수명 모델링 - GaN 전력반도체 소자 열 해석 및 제어 기술 <p>② 고속 GaN RF 소자</p> <ul style="list-style-type: none"> - GaN on Si/SiC RF HEMT 소자 - N-polar RF GaN HEMT 소자 - Radiation Hardness 를 가진 RF GaN 소자 <p>③ 1200V 이상 Super-Junction SiC MOSFET 소자</p> <p>④ Ultra wide bandgap (WBG) 전력 반도체</p> <ul style="list-style-type: none"> - GaN/SiC 대비 절연 전압 특성 높은 UWBG 물질 (Ga₂O₃, AlN, Diamond 등)을 이용한 전력 반도체 <p>⑤ 물질/공정 개발</p> <ul style="list-style-type: none"> - Low-defect density 를 가지는 GaN on Si epi 성장 - N-polar GaN on Si 성장 - AlN, Diamond, Ga₂O₃ 기판 성장 - 저저항 Ohmic contact 공정

구분	주요 내용
	<p>⑥ 다이아몬드 전력 반도체</p> <ul style="list-style-type: none"> - High Stability 구현이 가능한 산화물 반도체 채널 소자 - 압력, 열, 방사선 등에 극강의 내구성을 갖춘 반도체 소재로서 다이아몬드 활용 기술 <ul style="list-style-type: none"> ·다이아몬드 기판 대형화 기술(사파이어와 혼종 등) ·전자 고이동성 · 장수명을 위한 소자 구조 개발 등

2.5 차세대 이미지 센서 소자 및 회로

2.5.1 저조도 개선을 위한 Image 센서

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 이미지 센서는 Mobile, 가전, Automotive, AR/VR 등 다양한 분야에서 중요성이 높아지고 있는 상황 - 극저조도 Imaging Pixel Scheme, 공정/소자 개발을 통한 Photon counting 이미지 센서 및 ToF 등 사업 영역 확장 가능 - 모바일 & XR 향 센서로 어두운 환경에서도 선명한 촬영, 실시간 AR/VR 인터페이스 강화 <ul style="list-style-type: none"> · 야간 촬영, 실내 저조도 환경에서도 색상 왜곡을 최소화하여 자연스러운 영상 구현 · 초박형 스마트폰 및 XR 카메라 적용 고감도 센서 기술 - 자율주행&로봇향 센서로 극저조도에서도 정확한 사물 감지, 실시간 거리 측정 및 AI 분석 <ul style="list-style-type: none"> · 적응형 감도 센서로 주행 중 빠른 노출 조정 및 고감도 영상 확보 및 정확한 사물 인식 가능
세부사례	<ul style="list-style-type: none"> ① 저조도 이미지 특성 개선 (Low Noise) <ul style="list-style-type: none"> - RTS, Flicker Noise 등 저주파 Noise 저감을 위한 새로운 소자 (SF Transistor) 구조 - Pixel Scheme 및 Multi-sampling, PGA 등 회로 기법을 이용한 Noise 저감 - In-pixel ADC 구현을 위한 Low Noise & Compact Sub-threshold Operation Amplifier ② HDR (High Dynamic Range) <ul style="list-style-type: none"> - 기존 방식의 미세화 및 Image Quality 저하 한계 극복을 위한 새로운 HDR 구현 Pixel Scheme 발굴

- Digital Pixel Sensor 구조 활용한 HDR 구현
 - Low-power & Low-noise ADC 회로, 픽셀 소형화를 위한 CIS 향 In-pixel Memory, Chip Size 최적화 위한 3D Architecture(ex. Data Flow, Thermal Distribution 등), On-chip AI Image processing

③ 극저조도 SPAD (Single Photon Avalanche Detection) 픽셀 개발

- 미세 픽셀 Dark Count Ratio 저감을 위한 (Low Noise) 새로운 SPAD 소자 구조
- 저잡음 (Low Crosstalk) 특성 구현을 위한 Metal-filled DTI 등 신규 픽셀 Isolation 공정 기술
- 감도 (Photon Detection Efficiency) 증가를 위한 미세화 확장성 신규 Pixel Scheme 및 공정 발굴
- Low Power, Low Deadtime 개선 목적 SPAD 향 공정/소자/회로 기술 (Parasitic Cap. 감소, Readout 방식, 알고리즘 등)
- SPAD 향 신규 소재 개발 (Jitter-free, Low-voltage 등)

④ 초 고감도 칼라 센서 (Visible Low-light Sensor)

- 메타광학 기반 필터리스 이미지 센서로 저조도 성능 극대화
- 적응형 칼라 라우팅 기술로 저조도 환경에서 색 왜곡 최소화

⑤ AI 기반 저조도 최적화 센서(AI-Adaptive Low-Light Vision)

- 픽셀 단위 AI 기반 노이즈 제거 및 신호 증폭으로 극저조도에서 선명한 영상 구현
- AI 연산 내장으로 스마트폰, XR 기기에서 실시간 저조도 보정

⑥ 인간 눈을 모방한 적응형 감도 센서 (Biomimetic Adaptive Sensitivity Sensor)

- 망막의 적응 기능을 모방한 자동 감도 조절 픽셀 구조 개발
- 스마트폰 카메라, AR 글래스, 로봇 비전에서 실시간 감도 조절로 HDR 성능 극대화

2.5.2 Image/Object/Gesture 인식을 위한 H/W

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Mobile, Wearable, IoT, Robot 등 적용을 위한 Always on 저전력 인식 필요
세부사례	<ul style="list-style-type: none"> ① Ultra Low-power Image Capture <ul style="list-style-type: none"> - Image/Object/Gesture 인식에 특화된 Ultra Low-power Sensor - Capture & Neural Processing 을 동시에 Optimize 할 수 있는 Device ② Analog + Digital Neural Network HW <ul style="list-style-type: none"> - Ultra Low-power Image/Object/Gesture 인식을 위해, High Energy Efficiency 필요 Layer 는 Analog 에서 처리하고, High Precision 필요 Layer 는 Digital 에서 처리하는 등의 Mixed Neural Network System ③ Multi-stage <ul style="list-style-type: none"> - Cascading 기법으로 Detection/Recognition 을 진행하면 전체적인 System Energy 를 Optimize 할 수 있을 것으로 보고, 이에 필요한 Architecture + Algorithm Co-optimization 하는 기법 ④ Low-noise ADC 회로, 픽셀 소형화를 위한 CIS 향 In-pixel Memory, Chip Size 최적화 위한 3D Architecture(ex. Data Flow, Thermal Distribution 등), On-chip AI Image processing

2.5.3 Automotive 向 SWIR 광검출 기술 및 Readout 회로 기술 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Automotive: 장거리 표적 식별, In-cabin - Automotive 첨단운전자보조시스템(ADAS)과 자율주행 적용 차량에 탑재되는 센서 솔루션으로 LIDAR, Laser Gated Imager 등의 센서 부각(장거리 인지, 해상도, 정확도 우수) - Robot & Drone: 장과장 인식용 센서, 사물인식 정확도 개선 - Factory Automation: 공장 자동화 위한 비파괴 검사용 센서 - LIDAR, Laser Gated Imager 는 광원(Active Light Source)과 광검출(Detector)부로 구성, 광원이 방출되는 경로에서의 보행자 Eye Safety 를 필수적으로 고려해야함. 다양한 크기 (Order of Magnitude)의 강력한 레이저 파워를 출력하기 위한 SWIR 파장 대역(1310nm, 1550nm)의 센서 사용 필요함
세부사례	<p>센서 개발에 있어 장과장 흡수를 위한 광검출(Detector)부와 검출된 신호를 제어하는 회로 기술</p> <p>① Detector: SWIR 흡수체를 사용한 소자로 기존 이미지 센서와 동일한 charge integration 방식 또는 Avalanche Breakdown 을 이용한 SPAD 형태의 detector(예, QD-on-Si) 연구, SWIR 파장 대역(1310nm, 1550nm)</p> <ul style="list-style-type: none"> - Si 공정 기반 저가 소자 제작 공정 구현 - 제품 양산 위해 환경문제 없는 소재 선택 필요 - Pixel Size (< 5um) - a.기존방식: QE(>30%) & Dark(<1000e/sec @25 도) b.SPAD 방식: PDE(>20%) & DCR(< 500cps @25 도) <p>② Readout 회로 기술 개발</p> <ul style="list-style-type: none"> - Si 과 다른 SWIR 소재를 사용함으로써 발생하는 offset 및 noise 제거 가능한 회로기술 - Readout 회로 기술 개발 - Si 공정 기반 소자용 ROIC 개발(저잡음 Readout 구조/회로)

2.6 차세대 로직/비휘발성 메모리 및 포토닉스 소자

구분	주요 내용
활용분야	- Logic 및 Memory
세부사례	<p>① Scaling Down 의 한계 극복을 위한 신규 소자</p> <ul style="list-style-type: none"> - High Thermal Stability 가능한 산화물 반도체 채널 소자 - DRAM 미세화 한계 극복 기술 <ul style="list-style-type: none"> · 3D Cell 적층 구조 · Beyond Zr, Hf oxide high k 물질 · 저온에서 이동도가 높은 채널 新소재 사용 - Beyond Moore's Law 를 위한 非실리콘 소재 사용 <ul style="list-style-type: none"> · CNT, 2D 채널, III-V, SiGe 등 - 저저항 신규 배선 소재 사용 <ul style="list-style-type: none"> · Topological semi-metal 등 - 다기능 신규 저유전체 적용 소자 <ul style="list-style-type: none"> · 非실리콘 계열의 신규 저유전체 기술 <p>② Emerging Nonvolatile Memory</p> <ul style="list-style-type: none"> - Vertical memory 개발을 위한 Selector Only Memory <ul style="list-style-type: none"> · Vertical SOM 소자 TCAD 모델링 · Atomic Layer Deposition(ALD)向 신물질 및 Stack, 공정/Precursor · 칼코게나이드 기반 Self-selecting Memory - 저전력 Selector Only memory (SOM) <ul style="list-style-type: none"> · 저전력 Selector only memory 회로 설계 및 구동 scheme · 저전력 구동 가능 SOM 물질 개발

- High Endurance 를 갖는 FeFET
- 저전력 고속 동작 특성을 가지는 MRAM

③ 실리콘 포토닉스 소자

- 디바이스/Chip 간 차세대 광통신 기술 구현
- 다과장 고효율 광원 구현 및 집적 기술 개발
- 세대 초고속/저전력 광 Modulator 향 신물질 기반 소자 기술 (III/V, TFLN, BTO, EO Polymer)
- 초고속 광연결 아키텍처 및 구동 IC 개발
- 고효율 고집적 스위칭 소자 개발
- Reconfigurable Photonic Integrated Circuit(PIC) 기술

④ 유기 광 Modulator 소재 및 소자

- 차세대 초고속 광 Modulator 향 소재 및 소자 기술
 - 소재 혁신 통한 광통신의 Lane Speed 한계 극복
 - 광통신의 초고속, 저전력, 극소형 대응 유기 소재

⑤ CTF 기반 3D VNAND Cell 을 대체할 수 있는

신규 비휘발성(NVM) 메모리 소자: VNAND 의 지속적인 적층 단수 증가에 따른 공정 난이도, Cost 증가 등 한계 극복

- 신 물질, 신 구조, 신 개념의 비휘발성 메모리 소자 (ex. MO-ECRAM 기반)
- 3D VNAND 구조에 기반한 신규 비휘발성 메모리 소자
- 비휘발성 소자의 동작 전압
 - Memory Window
 - Endurance
 - Retention

2.7 차세대 DRAM 소자

구분	주요 내용
활용분야	- 1T1C 기반 DRAM Cell 을 대체할 수 있는 신규 High Speed 메모리 소자
세부사례	<ul style="list-style-type: none"> ① 산화물반도체 등 Deposition 가능 채널 기반 1T1C 소자 ② Si/Poly-Si/신물질 채널 기반 3D 적층형 DRAM 소자 ③ Ferroelectric Cap 기반 1T1F 3D 적층형 소자 ④ Capless DRAM기반 적층형 소자 및 Integration scheme ⑤ 2TOC 또는 3TOC DRAM 기반 적층형 소자 및 Integration scheme ⑥ Bonding 기술 기반 DRAM 소자 및 Integration Scheme ⑦ 물질 개발: High-k Gox, Low Leakage Gox, 저저항 WL, Low-k 유전막, 고선택비 Etch Mask 물질, Silicidationless Ohmic Contact 물질 ⑧ 공정개발: 국소 Silicide, High A/R Oxidation, High A/R Contact 형성 및 Doping, 신물질 채널 증착 기술 ⑨ 산화물 반도체 소자의 열 안정성, 수소 안정성 및 컨택 저항 개선 기술

2.8 DRAM 및 VNAND 향 강유전체 소자

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 DRAM 제품, Neuromorphic Synapse 소자, IoT 저전력 반도체 소자 - 차세대 DRAM 제품 <ul style="list-style-type: none"> · Vertical stack 가능한 Cap-less DRAM 향 산화물 반도체 채널 Ferroelectric 소자 · 3D stacked FeFET - 차세대 VNAND 를 위해 기존 CTF 대체 가능한 산화물 반도체 채널 FeFET 소자
세부사례	<p>[DRAM 향 강유전체]</p> <ol style="list-style-type: none"> ① High Performance 구현 가능한 강유전체 물질 및 증착 공정 <ul style="list-style-type: none"> - Speed 특성 확보 - Endurance 특성 확보 - 저전압 동작 확보 ② 강유전체 산포 및 양산성 확보 <ul style="list-style-type: none"> - Domain Size 및 Uniformity 제어 ③ Endurance 개선을 위한 Gate stack <ul style="list-style-type: none"> - Ferroelectric 박막 - Ferroelectric 박막의 물리적 구조와 특성 발현 Mechanism 규명 ④ 강유전체 게이트 소자 모델링 <ul style="list-style-type: none"> - 물질/소자 모델링

구분	주요 내용
	<p>[VNAND 향 강유전체]</p> <ul style="list-style-type: none"> ① VNAND 동작 가능한 산화물 반도체 채널 FeFET 향 Cell Stack 기술 <ul style="list-style-type: none"> - Memory Window - Endurance 및 Read/Pass Disturb, Retention 특성 확보 필요 ② Domain Size 제어 및 Uniformity 개선 <ul style="list-style-type: none"> - Domain Size 및 Phase 분석 방법 개발 - Phase 균질도 개선을 위한 Ferro 물질 연구 ③ Ferroelectric 박막 Mechanism 이해 <ul style="list-style-type: none"> - 결정화 메커니즘 분석 및 제어 인자 이해 ④ Ferro 와 Channel 계면 제어 및 Ferro 특성 극대화를 위한 신개념 Channel 물질 개발 ⑤ Disturb 특성을 제어할 수 있는 기술 개발 ⑥ Erase 동작 특성

2.9 스핀 활용 반도체 (MRAM 및 Spintronics 소자)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 eNVM 및 Working Memory 향 STT-MRAM 제품 <ul style="list-style-type: none"> · Automotive, AIoT 향 차세대 STT-MRAM 의 Speed, Density, Endurance, 신뢰성 향상 - 차세대 Spintronics 소자 <ul style="list-style-type: none"> · MRAM 의 속도/집적도 한계를 넘는 Spintronics 소자
세부사례	<ul style="list-style-type: none"> ① 고성능, 고신뢰성 구현 가능한 MTJ 물질 개발 <ul style="list-style-type: none"> - Speed, Endurance 특성 확보 - 고온 열내성 강화 수직 자화 물질 ② Emerging Spintronics 기술 <ul style="list-style-type: none"> - SOT-MRAM, Racetrack, VCMA, P-bit - 3D-MRAM, Selector 물질 - 스핀트로닉스 물질/소자/회로 모델링

2.10 우주 부품 및 기타 반도체 소자

2.10.1 우주 부품 및 센서 기반 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 발사체, 인공위성 등 우주向 적용 가능한 소자 및 제품 개발
세부사례	<ul style="list-style-type: none"> ① Space-Grade GaN/SiC 전력반도체 및 고효율 전원 모듈(PCU)의 방사선 내구/고효율 설계 ② Ka/Q/V 대역 우주 통신용 고주파(RF) 부품 · 패키징(저손실/고집적/방열) 기술 연구 ③ 양자 센서 <ul style="list-style-type: none"> - 양자 상태의 원자 등을 이용해 나노 스케일의 미세한 물리량 변화를 계측하는 센서 기술 · 센서로 사용 가능한 새로운 양자 시스템 개발하고 최적의 활용 방안을 제시 · 원자 증기, 다이아몬드 결함 등 기존 양자시스템의 획기적 개선 및 국산화 기술 개발

2.10.2 국방/항공/우주용 고신뢰성 AI SoC

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 국제 관계속에서 자주 국방 및 기술 자립을 위한 국방/항공/우주 분야 고신뢰성 SoC 개발 요구 · 내방사선 및 고신뢰성 등 방산 특성에 맞춘 반도체 공정 및 설계 기술 필요
세부사례	<ul style="list-style-type: none"> ① 무인기용 AI SoC 개발 <ul style="list-style-type: none"> - 자율 비행 제어, 목표 탐지 및 평가, 대응 전략 수립을 위해 AI SoC 로 통합하며, 유무인 복합체계 확대 추진 ② 차세대 인공위성에 탑재예정인 데이터센터급 AI SoC 개발 <ul style="list-style-type: none"> - 고해상도 광학위성 Data 분석을 위해 위성내 AI SoC 을 활용한 데이터 분석 및 처리 체계 개발 - 초고온, 내방사선 대응을위한 특수 Package 개발 및 신뢰성 확보

3. 반도체 공정

3.1 차세대 고속/저전력/고신뢰성 MRAM 제작 공정 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 Automotive 향 고성능 MCU 제품 - Edge AI, Compute-in-memory 향 차세대 초고속 MRAM
세부사례	<ul style="list-style-type: none"> ① 고온, 고신뢰성 Automotive 향 MTJ 제작 기술 ② 고속 NV-RAM 향 Write intensive MTJ 제작 기술 ③ Last level cache 향 MRAM 기술 <ul style="list-style-type: none"> - SOT-MRAM, Ordered alloy, racetrack memory ④ 차세대 MRAM Patterning 기술 <ul style="list-style-type: none"> - 차세대 Patterning 을 위한 fine pitch 공정 개발 - Magnetic 차폐 기술 고도화

3.2 차세대 고신뢰성 저전력 가변 저항 메모리(RRAM) 공정기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 고신뢰성 Auto 向 가변저항메모리 활용 (auto 향 고신뢰성 MCU) - 차세대 AI 向 가변 저항 메모리 (Multi-level cell 적용 고성능 AI 향 메모리) - 차세대 고성능 저비용 가변 저항 메모리 활용 (GP MCU, IOT, Security 등)
세부사례	<p>① 차세대 고신뢰성 auto 향 가변 저항 메모리 기술</p> <ul style="list-style-type: none"> - 고저항비(Rreset/Rset) 재료 개발로 read 마진 개선 - high endurance 및 high retention향 재료 개발로 신뢰성 확보 - Low 저항산포 재료 개발로 제품 마진 확보 - Endurance-Retention trade-off 개선 위한 simulation 개발 및 재료개발 방향 제시 <p>② 차세대 AI向 가변저항 메모리</p> <ul style="list-style-type: none"> - multi-level cell용 가변 저항 재료 기술 - Low 저항산포 구현위한 write algorithm 제시 - AI向 저전력(저전압 구동, short pulse 구동) 가변저항 물질 개발 - AI向 3D stacking RRAM 기술 개발

3.3 2D 물질(MoS2, WSe2)의 대면적, Large Grain 성장 기술

구분	주요 내용
활용분야	- 차세대 로직 Transistor 의 Beyond Si Channel 형성
세부사례	<p>① 300mm 기판 상 (또는 300mm 기판에 확장 가능)에서 Grain size > 100 um 의 2D 물질 성장 기술</p> <p>② 기판 종류 및 물성에 따른 채널 성장 영향성 연구 및 관련 표면 처리 등의 공정 기술</p> <p>③ 채널 물질 성장 시 Doping 기술</p> <p>④ 3D 구조에 Conformal 성장 기술</p>

3.4 Oxide Semiconductor - FerroFET

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Low power 향 FerroFET 공정 - High Bandwidth Storage 소자 개발
세부사례	<ul style="list-style-type: none"> ① Oxide Semiconductor와 Ferroelectric 물질이 결합되어, low power 동작이 가능한 소자 형성 공정 ② 수직, 수평 구조의 Oxide Semiconductor ALD 증착 공정 ③ Ferroelectric 물질의 ALD 증착 공정 ④ Oxide Semiconductor 와 Ferroelectric. 을 형성하되, 각각의 물질이 intermixing 되지 않는 공정 기술

3.5 Selective ALD/ALE (Metal Oxide/Metal), Selective Deposition

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - DRAM Capacitor 의 유전막/전극 <ul style="list-style-type: none"> · Capacitor 박막을 선택적으로 증착하고 제거하는 기술 - Logic 의 High-k /Metal Gate, BEOL/MOL 배선 - 3D 구조 형성을 위하여 Self-Aligned 공정이 필요한 모든 제품: VNAND, 3D DRAM, Logic 등 - 차세대 DRAM 제품 <ul style="list-style-type: none"> · High Work Function 을 가지는 전극막 · High Step Coverage 를 구현할 수 있는 ALD 공정 - RC delay 최소화를 위한 dielectric 공정/소재 개발
세부사례	<p>[ALD/ALE]</p> <p>① Selective ALD (ASD)</p> <ul style="list-style-type: none"> - 패턴된 구조에서 선택적으로 박막 증착 예: MoM (Metal on Metal) 증착 - Selectivity 극대화 예: Inhibitor 적용 <p>② ALE</p> <ul style="list-style-type: none"> - Metal Oxide/SiO₂ 을 선택적으로 건식 제거 예: ZrO₂ 만 제거하고 SiO₂ 는 유지 - Metal/SiO₂ 를 선택적으로 건식 제거 예: TiN 만 제거하고 SiO₂ 는 유지

[Selective Deposition]

- ① 선택적 Metal Silicide on Si, not on oxide
- ② Spatial 선택적 Metal(Ru, Co, Mo, bottom up metal contact fill)
- ③ 선택적 Hardmask (HfO, ZrO) on EUV PR, not SiO₂
- ④ Non-metal, metal doped ALD 증착
 - In-situ Doping 을 이용한 Conformal Doping
 - ALD 용 Doping Precursor 개발
 - S/C(Step Coverage) 개선 기술

[Capacitor Electrode]

- ① High Work Function 구현
 - ALD Precursor 및 공정
- ② 저저항 박막
 - 막 내 불순물 제어 기술
- ③ 구조 균일성을 가지는 막질
 - High Step Coverage 구현 가능한 공정

[Dielectric]

- ① non-Si 저유전체 박막의 ALD 증착
 - 박막 증착을 위한 신규 precursor 발굴
 - 물성 제어를 위한 증착법 고도화
 - 공정성(step coverage, thickness) 제어를 위한 기술 개발

[MLCC] MLCC 내부전극/외부전극 형성

① Selective PVD: Metal 을 선택적으로 박막 증착

- 패턴의 선택적으로 박막 증착
- BTO (BaTiO_3) 위에 Ni + BTO의 증착
- 증착 중 Liquid Mask의 형상 보존

② Roll to Roll 공법: Roll to Roll 연속 증착을 위한 Liquid Mask 생성과 제거하는 기술

- R2R 을 이용한 연속 증착 기술
- Liquid (Oil)을 사용한 Masking 인쇄
- 건식으로 Masking 을 제거

3.6 미세 반도체 구현 공정

구분	주요 내용
활용분야	<p>[패터닝 및 증착]</p> <ul style="list-style-type: none"> - Gate All Around 와 같은 새로운 구조 및 미세 반도체 구조 구현을 위한 공정, 설비 및 소재에 활용 <p>[EUV 노광에 의한 Polarity switching 메커니즘]</p> <ul style="list-style-type: none"> - EUV 광반응성 고흡수 PTD (Positive Tone Development) PR (photoresist) 소재 - DRAM & Logic 향 SET (Single Exposure Tech.) 공정 <p>[ALD 공정向 설비/부품]</p> <ul style="list-style-type: none"> - High Aspect Ratio Device 제조시 Void-Free 및 우수한 Step-coverage 를 제공할 수 있는 ALD 공정向 설비/부품 성능 향상
세부사례	<ol style="list-style-type: none"> ① 고해상력 및 Low Dose 가능한 EUV Patterning <ul style="list-style-type: none"> - Etch 내성 상향이 가능한 신소재/신 Develop 공정 - 생산성을 위한 Dose 하향 ② 차세대 Etch 공정 구현을 위한 내식각성 소재 <ul style="list-style-type: none"> - Part 소모 및 defect 최소화를 위한 Plasma 내성이 강한 소재 ③ N/P MOS Gate 종류 별 Metal 박막 Depo <ul style="list-style-type: none"> - Sub Layer 에 Immunity 있는 Film 제어 ④ 차세대 CMP Planarization 을 위한 기능성 소재 <ul style="list-style-type: none"> - High Density 에서도 Erosion 이 최소화될 수 있는 CMP Slurry - Recess 를 제어할 수 있는 Slurry

구분	주요 내용
	<p>⑤ High Aspect Ratio 에서 Gap-fill 향상 및 이온 주입 산포 개선</p> <p>⑥ 고청정 약액 (PR, Thinner, DIW 등) 공급 및 토출 장치</p> <p>⑦ 소재 절감 기술</p> <ul style="list-style-type: none"> - PR 유량 저감 기술 - Dose 저감을 위한 온도 가변형 Develop <p>⑧ 신 물질, 신 구조 반도체 개발이 가능한 플라즈마 공정 및 설비 개발에 활용</p> <ul style="list-style-type: none"> - 플라즈마 New Source 개발 (Microwave, ECR, Helicon Plasma 등) 및 CCP, ICP 설비 플라즈마 제어 기술 개발 <p>⑨ 플라즈마 Simulation 을 활용한 실시간 플라즈마 이상 분석 및 설비 최적화 기술 개발</p> <ul style="list-style-type: none"> - 플라즈마 Simulation 기반 플라즈마 공정 개발 Ex) HARC 공정 및 설비 개발 - Machine Learning 기반 Plasma 공정/설비 최적화 : 플라즈마 공정 성능 최대화를 위한 설비 사양 도출 <p>[EUV 노광에 의한 Polarity Switching 메커니즘]</p> <p>① SET 공정을 통해 미세패턴 형성 가능한 New Platform 확보</p> <ul style="list-style-type: none"> - 기존 Crosslinking 이 아닌 Non-crosslinking 메커니즘 개발 - 금속과 결합되어있는 리간드가 EUV 노광에 의해 Polarity Switching 을 야기시키는 시뮬레이션 및 실험

구분	주요 내용
	<ul style="list-style-type: none"> - High Absorption 향 Metal, EUV-sensitive Ligand 조합, 광감응성, 공정 안정성 Simulation 요구 및 실험 <p>[ALD 공정向 설비/부품]</p> <ul style="list-style-type: none"> ① 차세대 Precursor 向 Gas Delivery <ul style="list-style-type: none"> - Solid Precursor 向 Canister - Solid Precursor 제어 및 모니터링 - 고온/고속/대유량 Gas Delivery ② 반도체 설비向 차세대 가공 <ul style="list-style-type: none"> - Metal 3D 소재 및 부품 제작 - 후처리/표면처리/세정 - 고효율 Heat Transfer/Flow 최적화 ③ 반도체 설비向 내부식성 코팅 <ul style="list-style-type: none"> - Metal 소재의 고온 내부식성 향상 (소재/코팅) - High Aspect Ratio Micro Hole 코팅 - 세라믹 부품向 ALD 코팅

3.7 미세 반도체 구조 및 품질 검사/계측 기술

구분	주요 내용
활용분야	<p>[미세 반도체 구조 검사]</p> <ul style="list-style-type: none"> - DRAM/VNAND/LOGIC 반도체 미세화 및 3D 구조 위한 신개념 검사/계측/분석 HW 및 SW 기술 · 광학적 막질 투과 검사 및 3D 구조 및 Mis-alignment 계측 · 차세대 반도체 신구조/신물질 특성 모니터링 · AI 기반 반도체 검사/계측/분석 고도화 <p>- 비파괴 구조 측정 기술</p> <p>- 미세(<10nm) 또는 하부 불량 비파괴 검사</p> <p>[반도체 구조 계측 기술]</p> <ul style="list-style-type: none"> - DRAM, VNAND, Logic, CIS 제품 구조 계측 - Wafer Bonding 공정에서 발생하는 Metal Void 검사/계측 - Metal 공정 중/후 발생하는 불량 분석 및 검사(Void 등) <p>[반도체 품질 검사 기술]</p> <ul style="list-style-type: none"> - 저항성/Leakage 성 품질불량 모니터링 기술 - 메모리/로직 제품 In-Fab 전기적 불량 모니터링 · 대표적 품질 불량인 Contact 계면 저항성/Leakage 불량의 전기적 검출 방식 필요 · 검출된 불량률의 전기적 특성 측정하여 불량 정량화 필요
세부사례	<p>[미세 반도체 구조 검사]</p> <p>① 3D Stack 미세 불량 정밀 검사/계측 기술</p> <ul style="list-style-type: none"> - 3D Stack 하부 불량 검사 기술(Long Wave-Length, Wide DOF/Dual Focus 광학, 초음파 등) - Multi-layer 두께/물성 개별 측정 기술 - 3D Stack 내 Crystal 불량 검사 기술 - Pulsed 광원 기반 신방식 검사/계측 기술 (Complex freq. Source, RF OCD 기술)

- Volumetric optical inverse design 기술
- ② 반도체 소자 물성 비파괴 측정 기술
 - X-ray 기반 고해상, 고민감도 물성 Imaging 기술
 - Si 결정화/미량 원소 계측 기술(Raman Spectroscopy, SERS 등)
 - 박막/소자 열물성 비파괴 측정 기술
 - Photoemission 기반 비파괴 전기 물성 측정 기술
- ③ 전자주사현미경(SEM) 기반 반도체 검사/계측 기술
 - 0.5nm 이하 고분해능 SEM 기술
 - SEM 기반 소자 전기 특성 불량 검사/계측 기술
- ④ AI 를 활용한 이미지/스펙트럼 기반 검사/계측 기술
 - 소수 Data 로 높은 성능을 확보하기 위한 AI 학습 기술
 - 저품질 Data 를 판단/제거하여 성능을 높이기 위한 기술
- ⑤ 비파괴 비반복 고해상도 3D MI 기술
 - Visible, IR, EUV, X-ray 기반 Computational Imaging 기술
- ⑥ Advanced packaging 비파괴 검사/계측 기술
 - 초음파를 이용한 검사/계측 기술
- ⑦ 3D 구조 Lateral recess/profile 구조 계측
 - X-ray/EUV 고해상 3D 이미징 설비 기술
- ⑧ 3D DRAM Lateral 미세 구조 불량(Recess) 및 Void 검사 기술
- ⑨ 30um 이상 깊이의 0.1um 이하 미세 불량 및 Void 검출 기술
- ⑩ 하부 미세 Residue 비파괴 검사 기술
- ⑪ 10nm 이하 불량 검사 기술
- ⑫ 비침투식 Radical Beam 선속 밀도 산포 및 에너지 감지/진단 센서 개발
 - Laser 등 광학 기반 기술
(단, Optical Emission Spectrometer 기반 기술 제외)
 - Radical Beam 선속 밀도, 산포, 에너지 측정

- Radical 種別 밀도 절대량 측정
- Radical 種別 산포 측정

[반도체 구조 계측 기술]

① Soft X-ray 기반 구조 계측기

- DRAM 및 LOGIC 미세 구조 계측을 위한 구조 계측 교호작용 개선 및 CD/Pitch 직접 계측 가능

② X-ray CT with Nanometer-scale Resolution

- Metal Void 분석 및 계측 기술
 - Metal 배선 불량 3D 구조 분석 기술
 - Metal Fill 포함 공정에서 Buried Defect 계측 및 분석

③ Plasma In-situ 계측 (PLIF: Planer Laser-Induced Fluorescence Method for Plasma Scatterometry)

- 플라즈마 도핑(PLAD) PM(Process Module) Chamber 장치에 도킹하여 산란 계측을 위한 레이저 유도 형광법
 - Etching 이나 Depo 장치용에도 가능
 - 고수율 제조 솔루션

④ 공정 정밀화와 EUV 확대 따른 패턴 미세 결함(Defect) 진단을 위한 핵심 부품인 광대역 플라즈마 조명 기술

- 초광대역 플라즈마 광원 설계 기술
 - 고출력 광대역 광원 구조 설계 및 광학 특성 예측
 - 플라즈마 아크 램프 설계 및 안정성 예측
 - 레이저 및 플라즈마 램프 구성 최적화
 - 램프하우징 핵심 광학 부품 설계
- 레이저 기반 플라즈마 광원 제작 기술
 - 고출력 레이저 대응하는 램프 강성, 광학 특성 확보
 - 램프 전극 구조/소재 최적화 및 내마모, 내화학적, 내플라즈마 제작 품질 확보

- 광대역 반사경 제작 및 광학 코팅 기술
- 광원 시스템을 구성하고 부품을 평가할 수 있는 기술
 - 레이저, 램프 배치와 핵심 파라미터 최적화
 - 광대역 파장을 가지는 광원의 평가 시스템 구현
 - 광원 품질(출력, 파장 등) 평가와 램프 수명 예측

[반도체 품질 검사 기술]

① 전자현미경 기반 기술

- Voltage Contrast Electron Beam 검사 기술
- Capacitive Contrast Electron Beam 검사 기술
- Electron Beam -전기 융합기술 (EBIC, EBIRCH)
- 전기-광학 융합기술 (THEMOS, PHEMOS)

② 전기적 특성의 측정기술

- 저항/Capacitance 직접 측정 기술 (C-AFM, Nano-Probing, Time-Transient SEM)

3.8 저저항 Metal Interconnect 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 Logic 제품 배선 공정 - 차세대 DRAM 제품 배선 공정
세부사례	<ul style="list-style-type: none"> ① 저저항 배선 물질 개발 <ul style="list-style-type: none"> - Cu, Mo, Ru 이후의 미세 배선향 소재/공정 ② 저저항 배선 patterning 기술 개발 <ul style="list-style-type: none"> - 저저항 신물질 향 Hard Mask 및 Etch 선택비 ③ 저저항 배선 형성을 위한 증착기술 개발 <ul style="list-style-type: none"> - 3D 구조 구현을 위한 ALD 설비/Precursor - 미세선폭 damascene 공정 ALD/CVD 설비 - 고품질 박막 PVD 설비/ 증착기술

3.9 국소 촉매 에칭(LCE: Localized Catalyst Etching)프로세스 기술

구분	주요 내용
활용분야	- 원자 테라스 구조 레벨의 초정밀 평탄화 영역
세부사례	<p>① 촉매 에칭은 슬러리 free 로, 촉매 패드와 물을 이용하여 CMP 와 유사 가공하는 프로세스</p> <p>② 촉매 패드는 강체이며 웨이퍼 표면의 미세한凸凹面에만 접촉해 원자 레벨로 식각 가공 가능하며 CMP 와 같은 케미컬 작용에 의해 Dishing 이 일어날 수 없기 때문에 초정밀 동일면 평탄화가 가능</p> <p>③ Si/SiO₂ 의 혼재 패턴으로 기초 검증한 결과, Si 의 원자 테라스의 한계 이론 높이(0.3nm)까지 평탄화를 실현</p> <p>④ LCE(Localized Catalyst Etching)는 기존 CMP 의 대체기술이 아닌 이중 혼재 구성에서 PD(Photo Diode) 표면 평탄화에 관련된 화소들의 색 불균일 불량이나 HB(Hybrid Bonding)등의 접합 신뢰성 과제를 개선하는 Advanced 평탄화 공법</p> <p>⑤ Etch rate 시간 단축(웨이퍼상의 혼재 패턴 20nm 초기 단차에 대해, sub-nm 로의 평탄화에 약 6H 필요)</p>

3.10 기타 반도체 공정

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - HPC 向, Server 向의 고성능(High Speed, Wide IO, Low Latency) PKG 제품 Power Efficiency 향상 <ul style="list-style-type: none"> · Decoupling Cap: PKG 의 Power Integrity 향상 · IVR (Integrity Voltage Regulator): Power Delivery 중 Power Loss 감소를 통한 Power 효율 개선 <p>[Mobile 向 Power Efficiency]</p> <ul style="list-style-type: none"> - Mobile 向 PKG 제품의 Power Integrity 확보
세부사례	<ul style="list-style-type: none"> ① High Power Application 용 IVR 개발 <ul style="list-style-type: none"> - PKG 내 Embedding 을 위한 Miniaturized IVR 개발 - IVR 의 Switching Noise 개선용 Passive 기술개발 <ul style="list-style-type: none"> · Embedded, Discrete Type Inductor 개발 · Hybrid IVR 대응 Capacitor 기술 개발 ② 고성능 Capacitor 개발 <ul style="list-style-type: none"> - Power Performance 용 차세대 Si Capacitor <ul style="list-style-type: none"> · Mobile 향 Low Profile 고성능 Si Capacitor 개발 · AI/HPC 등 2.xD PKG 의 Substrate Core Embedding 용 Si Capacitor 기술 개발 - Low Cost 확보를 위한 Ceramic Capacitor 기술 개발 <ul style="list-style-type: none"> · Low Profile & 고용량 MLCC 확보 · 신규 Form factor 를 통한 Low ESL Capacitor 확보

4. 반도체 패키지

4.1 Advanced Packaging 검사/계측 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Multi-stack HBM HCB/TCB 검사/계측 - 3D IC/LEDoS/CPO HCB/TCB 검사/계측 - Wafer/Panel Level Heterogeneous PKG 검사/계측 - 비파괴 검출용 초음파 신호 기반 결합 고속 검출/재구성
세부사례	<p>① 표면 불량 고속 검사 기술</p> <ul style="list-style-type: none"> - 미세 Pitch 대응 고속/고해상 검사 기술 - High Warpage Chip 고속 검사 기술 <p>② 3D See-thru 고속 검사 기술</p> <ul style="list-style-type: none"> - Bonding 계면 불량(Void 등) 비파괴 검사 기술 - 내부 미세 결함/Crack 등 비파괴 검사 기술 - 메모리 damage free X-ray imaging 기술 Ex) 고해상 X-ray, Acoustic Microscopy 등 <p>③ 미세 단차 고속 계측 기술</p> <ul style="list-style-type: none"> - Metal/투명막 복합 레이어 표면 단차 고속 계측 Ex) 고속 AFM, 광학 기반 미세 단차 계측 <p>④ Bonding 품질 계측 기술</p> <ul style="list-style-type: none"> - Chip Level 본딩 접합 강도 측정 기술 - In-situ bonding process 계측 기술 - Electrical/Optical Interconnection 검사 기술

구분	주요 내용
	<p>⑤ AI 기반 Packaging 품질 예측 기술</p> <ul style="list-style-type: none"> - AI 기반 Bonding 품질 사전 예측 기술 - AI 기반 PKG 신뢰성 사전 예측 기술 <p>[초음파 신호 기반 결합 고속 검출/재구성]</p> <p>① Non-Couplant 초음파 신호 생성 기술</p> <ul style="list-style-type: none"> - 전기-기계적 공진, 열-탄성 기반 레이저 초음파, 비접촉식 공기 결합 초음파 등 Couplant 가 필요 없는 초고속 나노초/피코초 초음파 신호 생성 기술 <p>② 원시 신호 (Raw Signal) 기반 ML/AI 검사 기술</p> <ul style="list-style-type: none"> - 초음파 신호의 이미지화 변환 과정에서 발생하는 주파수 분산, 위상 등 손실되는 정보를 최소화하는 원시 신호 기반 ML/AI 모델 - 1D 시계열 데이터 전용 Transformer 모델, Full Waveform Inversion(FWI) 기반 초고해상도 3D 결합 재구성 기술 등 <p>③ PINNs (Physics-Informed Neural Networks) 기반 기술</p> <ul style="list-style-type: none"> - 결합 데이터 부족 문제 해결을 위한 과동 방정식, 전기/기계적 반응 함수 등 물리 법칙을 통해 보장하여 학습 가능한 AI 모델 개발 <p>④ Multi-Modal 결합 검출 모델 기술</p> <ul style="list-style-type: none"> - 초음파, X-Ray, 적외선, 공초점 현미경 등 다수의 비파괴 검사 신호 통합 결합 민감도 증폭 기술

4.2 Laser Via hole 가공 기술/ Simulation Modeling

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 PKG 용 극소구경 Laser Via 가공 - PKG 미세화에 따른 신호 연결 Via hole 극소구경 필요성이 증가하고 있고, 가공 실험을 통한 조건 최적화로 미래기술 준비에 시간적인 소요가 많이 되고 있음. PKG 소재에 대한 기계적/열역학적 반응 해석(Simulation Modeling)을 통한 차세대 Laser 가공 기술을 발굴/활용하고자 함 - 차세대 PKG 제품 공통 (2.5D/2.3D/2.1D 패키지용 기판)
세부사례	<p>① 극소구경 Laser Via 가공</p> <ul style="list-style-type: none"> - UV laser (355nm), Deep UV laser (266nm), Excimer 등 · Laser 파장/펄스에 따른 가공 원리, 열해석 · Laser 파장, Pulse Width (ns/ps/fs)에 따른 Via hole 가공 형상과 가공물의 HAZ(Heat Affect Zone) 영향성 파악 · 실제 가공 결과와 시뮬레이션을 통한 매칭과 Laser Via hole 가공 모델링 <p>② 차세대 Laser 가공 방식 제안</p> <ul style="list-style-type: none"> - Laser Via hole 가공 모델링 구축 후 차세대 극소구경 Laser 가공 방식 제안 · UV, Deep UV, Excimer 등

4.3 Logic Integration

구분	주요 내용
활용분야	<p>[Logic 向 3D Integration]</p> <ul style="list-style-type: none"> - Monolithic/sequential Logic on Logic 소자 - Heterogeneous Device on Device 소자 <ul style="list-style-type: none"> · Area scaling 및 개발 지속성을 갖는 3D Integration - Thermal management in 3D integration
세부사례	<p>[Logic 向 3D Integration]</p> <ol style="list-style-type: none"> ① 3D Monolithic Integration <ul style="list-style-type: none"> - CFET(Complementary FET) - 수직 적층 형태의 Source/Drain 과 Metal Gate - 低저항 상하부 transistor 연결 Interconnection 물질 - Non-Si 신규 저유전체 - Thermally Conductive 유전체 ② 3D Sequential Integration <ul style="list-style-type: none"> - Aligned Wafer Bonding - 고성능 Transistor 특성 확보 가능한 저온 Integration - (110) orientation, Ge 등 상하부 최적화 channel 물질 ③ Backside 활용 Interconnection <ul style="list-style-type: none"> - Backside 에서 Patterning 및 Metallization 적용 ④ 3D Integration 向 Scheme 및 Layout <ul style="list-style-type: none"> - PPA 최적화 가능 Scheme 및 Layout 구현 - Diode 등 passive 소자 구현 ⑤ Thermal management in 3D integration <ul style="list-style-type: none"> - 원자수준의 열물성 계산 - Multi-scale 소자 열시뮬레이션 - 열적 특성과 전기적 특성을 동시에 고려한 소자 최적화

4.4 초 미세화, 고용량, 고방열 목적 Package 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - HPC 向, Server 向의 고성능(High Speed, Wide IO, Low Latency) 제품 활용 가능 <ul style="list-style-type: none"> · 구조: Memory(DRAM) - Mobile AI 向 고성능(High Speed, Thermal)제품 활용 가능 <ul style="list-style-type: none"> · 구조: Memory(DRAM) + Logic(AP) - 2-Phase Immersion Cooling 열 환경 Target 으로 SSD, DIMM 등 제품 개발을 위한 Thermal Simulation 역량 확보 - 2-Phase Immersion Cooling 열 환경 Target 제품 설계 시 열 특성 향상을 위한 Thermal solution 확보
세부사례	<ul style="list-style-type: none"> ① 초 미세화 목적 Interconnection PKG 기술 <ul style="list-style-type: none"> - Pattern 미세화 한계를 극복한 Interconnection 기술로 고속 & 저전력 메모리 구현 기술 - 초 미세 Pitch & Thin Die Stack 기술 - Fine Pitch Substrate 기판 기술로 미세화 한계 돌파 ② 초 고용량 목적 융복합 Stack 기술 <ul style="list-style-type: none"> - 고성능 메모리 대응한 용량 한계 극복 기술 - 기존 보유 중인 양산 Infra 활용으로 원가 경쟁력 확보 ③ 초 고용량 Wafer/WoW Defect free Dicing 기술 <ul style="list-style-type: none"> - Single & Multi-Layer Wafer Dicing ④ 초 고방열 목적 소재(EMC 등) <ul style="list-style-type: none"> - 고성능으로 인한 발열 한계 극복 위한 미래 소재 ⑤ AP 와 Memory 의 복합 실장 융복합 Package 구조

- 고성능 CPU/GPU 등 성능 향상에 대응 가능한 열 특성 극대화 Package Platform
- System PKG 제공 가능 구조

[2-Phase Immersion Cooling]

① 2-Phase Immersion Cooling Thermal Simulation

- Thermal simulation 방법론 수립
- SSD, DIMM 등 Module level thermal simulation model 확보
- Server 등 System level thermal simulation model 확보

② 2-Phase Immersion Cooling Thermal Solution

- 표면 처리를 통한 Heat transfer coefficient 향상
- 2-Phase Immersion cooling 을 위한 최적 PKG 및 Set 기구물 구조 제안

4.5 Wafer Level Package

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 Bonding VNAND <ul style="list-style-type: none"> · 성능 개선 / 용량 증가 - 차세대 DRAM 제품 / HBM 제품 <ul style="list-style-type: none"> · 성능 개선 / 용량 증가 / AI 어플리케이션 - 차세대 Logic 제품 <ul style="list-style-type: none"> · 성능 개선(BSPDN), Multi Function - 차세대 CIS 제품 <ul style="list-style-type: none"> · 성능 개선, 신규 제품군 - 차세대 Memory 제품 <ul style="list-style-type: none"> · 제품 구조 및 막질 특성을 포함하는 Wafer & Chip Stress/Warpage 예측 기술 필요 · 제품 고도화에 따른 Stress 이슈 해결을 위한 Zero Stress의 특성을 갖는 막질 필요
세부사례	<p>[차세대 Bonding VNAND]</p> <p>① Peri Wafer Multi bonding 기술</p> <ul style="list-style-type: none"> - Post bonding overlay/Bonding overlay 동시 만족 - nano TSV - Saddle Warpage Wafer Bonding 기술 <ul style="list-style-type: none"> : X, Y Warpage Skew가 있는 Wafer의 Bonding <p>② Edge Control 기술</p> <ul style="list-style-type: none"> - Edge 단차 제어, 수율 개선 위한 Wafer Edge Trim 기술 고도화

[차세대 Bonding DRAM]

- ① Fine Pitch Cu Hybrid Bonding 기술
 - Metal Fill, Cu Pad 평탄화, 열처리
- ② Multi Wafer bonding 기술
 - Edge 단차 제어, Trim 기술 고도화
 - Carrier 관련 기술
- ③ Bonding Overlay/Post Bonding Overlay 동시 만족

[차세대 Logic]

- ① Low Distortion Fusion Bonding 기술
- ② Si Layer Transfer 기술
- ③ Wafer Thinning 기술

[차세대 Memory]

- ① Wafer & Chip Stress/Warping Simulation
 - 복잡한 제품 구조 (ex.VNAND)에서의 Wafer/Chip Warpage Simulation
 - 다양한 특성(Thickness, Stress, Modulus 등)을 가지는 다층박막 구조에서의 Wafer/Chip Warpage Simulation
 - 고온 거동 시 물성 변동 예측을 위한 Wafer/Chip Warpage Simulation
ex) RVE, EDA Modeling
- ② Zero Stress Dielectric/Metal Deposition
 - 절연 특성 및 Wet 내성을 갖는 Zero Stress Dielectric 물질 및 공정
 - Small Grain 을 갖는 저저항 Zero Stress Metal 물질 및 공정
 - Gap-Fill 이 가능한 Zero Stress 막질 및 신규 증착 기술

4.6 차세대 Glass 패키지 기판 이중 재료 (Glass/절연재) 가공 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 등 고성능 반도체 성능 향상을 위해 패키지 기판의 뼈대 역할을 하는 코어를 플라스틱에서 Glass 로 바꾸는 Needs 가 증가하고 있음 - Glass 는 플라스틱 대비 치수 안정성 및 휨 특성이 우수하나, 취성이 높아 취급 및 가공 시 Chipping 및 Crack 발생 위험이 있으며, Glass 위 다층의 절연재를 사용하므로 이중 재료에 대한 안정적인 가공(Cutting) 기술이 필요함 - 차세대 Glass 패키지 기판 (Glass Core 및 Interposer)
세부사례	<ul style="list-style-type: none"> ① 이중재료 (Glass & 절연재) 가공 (Cutting) 방식 제안 <ul style="list-style-type: none"> - 가공 방식 별 가공 품질 영향성 파악 <ul style="list-style-type: none"> · Laser, Blade, Waterjet, Hybrid 등 · Chipping 및 Crack 방지 최적 방식 도출 - 신규 가공 방식 발굴 ② Defect 에 따른 불량 영향성 및 개선 방향 모델링 <ul style="list-style-type: none"> - Glass Chipping 크기에 따른 Crack 발생 가능성 및 Risk 등 Simulation - 가공 후 Glass Crack 발생 억제 방안 모델링

4.7 융복합 Packaging

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - HPC 向, Server 向의 고성능 (High Speed, Wide IO, Low Latency) 제품 활용 가능 <ul style="list-style-type: none"> · Memory(HBM) + Logic(Chiplets) + Interposer(2.5D + 3D) - Data Center 向 고대역/고용량 광송수신 모듈 (Co-Packaged Optics, CPO)
세부사례	<ul style="list-style-type: none"> ① Hybrid Copper Bonding(HCB) <ul style="list-style-type: none"> - Bumpless, Gapless Bonding 으로 Thermal 경쟁력 확보 - 기존 보유 중인 CoW(Chip On Wafer) infra 활용으로 원가 경쟁력 확보 ② 3D IC 적용 FoPKG (Fan out Package) <ul style="list-style-type: none"> - HCB 기반 Fine Pitch 구현 - Logic & Memory 3D Stack Architecture 구현 기술 - Thin & Fine Pitch Die 의 다단 stack 기술 - 고성능으로 인한 발열 한계 극복 위한 미래 소재 ③ 3.5D 융복합 PKG <ul style="list-style-type: none"> - 고성능 2.5D + 3D 구현 위한 Interconnect - 대면적 Bonding 고신뢰성 공정, 소재 ④ EIC-PIC 3D Stack 기술 (Optic Engine, OE) 및 융복합 Packaging 기술 <ul style="list-style-type: none"> - Optical Interface 고투과도, 고생산성 Glue 소재 (TCB) - Thermal/Optic/Electrical 특성 향상을 위한 구조 (HCB) - CPO 향 융복합 PKG (2.xD/3.xD Integration, 소재/공정 등) - 초고속 이종물질 소자 및 PIC Integration 기술

5. Quantum/Bio 컴퓨팅

5.1 초전도 큐비트 소자/아키텍처 설계

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 양자 오류에 내성이 있는 양자 컴퓨팅을 위해서는 양자 오류 정정 구현 가능한 아키텍처 확보가 중요 이를 위해 단일 큐비트의 최적 설계와 더불어 양자 오류 정정 코드를 기반으로 한 아키텍처 설계 역량이 핵심
세부사례	<p>① 연구 방향</p> <ul style="list-style-type: none"> - 단일 큐비트의 최적 설계 <ul style="list-style-type: none"> · 큐비트 구조 최적 설계 - 확장 가능한 큐비트 unit-cell 확보 <ul style="list-style-type: none"> · 가변 커플러 및 필터 설계 · 모듈 설계 및 구현 - 양자 오류 정정 고려한 큐비트 아키텍처 설계 - 양자 연결 (Quantum transducer) 연구 <p>② 주요 기술 설명 및 개념</p> <ul style="list-style-type: none"> - 큐비트 소자에 중첩/얽힘 현상이 나타나도록 설계 - 큐비트 소자 고집적 위한 멀티칩 설계 - 오류 정정하여 오류율 낮추는 로지컬 큐비트 구현 위한 설계

5.2 초전도 양자컴퓨팅 양자 오류 억제 및 정정 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 양자 오류 정정은 초전도 양자 회로의 디코히런스·게이트 오류를 억제 및 정정하여, 실제 산업·학술 응용에서 요구되는 정확도와 신뢰성을 확보하는 데 활용 - 각종 양자 오류 정정 코드 적용하여 논리 큐비트 실증
세부사례	<p>① 연구 방향</p> <ul style="list-style-type: none"> - 오류 억제 <ul style="list-style-type: none"> · 고전 및 양자 오류 억제 연구 진행 · 설계/공정/제어에서 발생 가능한 고전 및 양자 오류를 억제 - 양자 오류 정정 및 논리 큐비트 구현 <ul style="list-style-type: none"> · 고품질 양자 게이트 확보 · 실시간 decoding 구현 · 펄스 엔지니어링 기술 확보 <p>② 주요 기술 설명 및 개념</p> <ul style="list-style-type: none"> - 고전 및 양자 오류를 분석하는 기술 - 고전 및 양자 오류를 억제하고 완화하는 기술 - 양자 오류 정정 구현 기술

5.3 Cryo-CMOS RF/아날로그 설계 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 저온(4K)에서 동작 가능한 RF/아날로그 설계 기술로 초전도 양자컴의 확장 병목을 해결하는 기술 - Cryo-CMOS 기반의 회로 설계 기술은 극저온 컴퓨팅, 우주 반도체 등으로 확장 가능
세부사례	<p>① 연구 방향</p> <ul style="list-style-type: none"> - Cryo-CMOS 기반 제어 블록 설계 <ul style="list-style-type: none"> · 아날로그 및 RF 블록 설계 및 저온 검증 · 큐비트에서 동작 실증 - 여러 제어칩 활용하는 시스템 아키텍처 구현 <ul style="list-style-type: none"> · 양자 오류 정정 고려한 아키텍처 설계 <p>② 주요 기술 설명 및 개념</p> <ul style="list-style-type: none"> - 저온 (4K)에서 동작 가능한 CMOS 설계 기술 - 저온 소자 모델링 및 PDK

5.4 Quantum Networking

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - HPC, AI 응용 증가에 따라 연산 양이 급증하면서, 저전력 초고속 컴퓨팅 플랫폼이 필요 - 신규 반도체 소재 발굴 시뮬레이션 등 연산은, 경우의 수가 무수히 많아 기존 컴퓨팅 기술로는 수십년 이상이 필요, 초고속 컴퓨팅 플랫폼이 기업의 경쟁력을 좌우 - 데이터 이동 및 연산량을 획기적으로 줄이면서 정확한 AI 연산을 할 수 있는 기반물질/단위소자/아키텍처/알고리즘/시스템/회로 개발 필요
세부사례	<p>① Quantum interconnect/Network</p> <ul style="list-style-type: none"> - Photonic IC, 비선형 광소자 설계 및 제작 - 다중 파장 활용, 광 신호 변복조, 나노 광학 적용 - 광원과 광회로 집적을 위한 Integrated Photonics 기술 - 양자 광연결 아키텍처 설계 등 양자 광연결 기술 필요

5.5 양자 알고리즘 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 現, 오류가 존재하는 양자컴퓨터로도 응용을 시도하는 영역들에 대한 고찰 필요. 나아가 오류를 정정한 로지컬 큐비트 기반 양자컴퓨터 등장을 고려한 응용처 발굴 시도도 살펴볼 필요가 있음 · 新소재 · 물질/신약 개발 등 다양한 어플리케이션 발굴
세부사례	<p>① 연구 방향</p> <ul style="list-style-type: none"> - '양자컴-AI' 간 시너지 방안 개발/고도화 · 양자컴 개발 전 프로세스에 AI 활용 中, AI 가속기로 QPU 모색 - 고전(슈퍼컴)-양자컴 하이브리드 플랫폼 구현/활용 모색 要 · 고속 피드백 및 제어 시스템: QPU에서 측정된 데이터를 즉시 처리하여 다음 큐비트 동작에 반영하는 하드웨어 제어 · 이종 컴퓨팅 플랫폼: 초전도, 이온트랩 등 다양한 물리적 큐비트 플랫폼과 HPC 를 효율적으로 연동하는 인터페이스 · 양자-고전 동기화 및 최적화: 두 시스템 간의 데이터 전송 지연(Latency)을 최소화하는 기술 - Practical 양자컴퓨팅 구현 위해 HW/SW 의 다양한 기술 stack 必 · 아직 압도적인 우세의 표준이 정립되지 않은 다양한 큐비트 소자 구현 방식(초전도 外 중성원자, 광자 등) 대한 모니터링 병행 必 <p>② 주요 기술 설명 및 개념</p> <ul style="list-style-type: none"> - NISQ 에서 양자 응용 알고리즘 구현 - 오류 정정하여 오류율 낮추는 로지컬 큐비트 구현 위한 양자 오류 정정 코드 개발

5.6 양자 컴퓨팅을 위한 AI 기술 (AI for Quantum computing)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 분자 구조 시뮬레이션 및 물성 예측 - 양자 알고리즘 생성 모델 - 고속 양자 오류 디코더
세부사례	<ul style="list-style-type: none"> ① 분자 에너지 시뮬레이션을 위한 하이브리드 AI 모델 연구 <ul style="list-style-type: none"> - 분자 시스템 시뮬레이션을 위한 양자 샘플러 개발 - QPU-GPU 연계를 통한 양자 샘플 학습 AI 모델 제시 ② 양자 알고리즘 오토 디자인 AI 모델 연구 <ul style="list-style-type: none"> - 양자 데이터 embedding 회로 생성 모델 - 양자 회로 단축 및 qubit routing 최적화 알고리즘 ③ 양자 오류 보정을 위한 경량 AI 모델 연구 <ul style="list-style-type: none"> - RNN 기반의 시계열 양자 오류 디코딩 모델 개발 - 1μs 이하 초고속 디코딩을 위한 모델 경량화 연구

5.7 차세대 바이오 컴퓨팅 (Brain-Inspired Computing)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 자율주행 등 기계 학습의 발달과 데이터 양의 증가로 인해, 저전력 초고속 연산이 가능한 칩과 시스템 필요 - 저전력으로 사람의 뇌처럼 연산하는 Neuromorphic Chip 은, HPC, AI 및 기타 고사양 제품에 적용되는 차세대 SoC 로 활용 - 로봇 기술, 스마트홈 등 미래 기술에 활용하기 위해, 사람처럼 감각하는 소자 필요 - 학습 가능한 뉴로모픽 칩 구현 <ul style="list-style-type: none"> · 온 디바이스 학습 구현을 위한 특정 소자 특성 필요 · 시냅스 뿐만 아니라 뉴론 향 소자도 함께 필요 - 로직 임베디드 SRAM 을 대체할 수 있는 신규 비휘발성(NVM) 메모리 소자 <ul style="list-style-type: none"> · 메모리 병목 개선 · 뉴로모픽 소자로 확장
세부사례	<p>① Neuromorphic Computing & Neuroscience</p> <ul style="list-style-type: none"> - 사람의 신경망과 같이 연산할 수 있는 Neuromorphic Computing 시스템과 Neuromorphic Chip - 사람의 신경망과 Neuroscience 에 대한 이해 및 관련 연구 - 생물 신경망의 구조와 원리를 반영한 인공지능 알고리즘 및 응용 <ul style="list-style-type: none"> · 커넥티브 구조 모사 신경망: 뇌의 기능적 회로 모방 - Memory Wall 극복을 위한 차세대 컴퓨팅 구조 <ul style="list-style-type: none"> · 뉴로모픽, In-Memory Computing 등 非 폰-노이만 구조

구분	주요 내용
	<p>② Bio-Inspired Semiconductor Device</p> <ul style="list-style-type: none"> - 생체 혹은 자연계에 존재하는 구조, 시스템, 감각 기관 등을 모사하고 응용하여 만든 소자 및 시스템 - 사람과 마찬가지로 다양한 감각을 받아들일 수 있거나, 혹은 그 이상을 감지할 수 있는 소자 및 시스템 - 초기 뇌신경망 구조를 모사하여 overfitting 없이 학습 가능한 신경망 시스템 - 신경망 정보 저장방식 모사 메모리: 하이브리드 (stable + flexible) 메모리 특성 구현 시스템 <p>③ 뉴로모픽 학습향 Analog MAC 구현</p> <ul style="list-style-type: none"> - 가중치 업데이트를 위한 쓰기 특성 중요 - Conductance 변화가 펄스 개수에 선형적으로 비례 - Conductance 증가 감소가 대칭 - SRAM 수준 Endurance 필요 <p>④ 뉴로모픽 SNN 구현</p> <ul style="list-style-type: none"> - 뉴론 향 전하 충전 가능한 소자 - 뉴론 향 임계 전압 이상에서 방전되는 소자 - 시냅스와 동일 공정으로 구현 가능한 소자 (선택 사항) - 생물학적 뉴런의 동작을 활용한 알고리즘(SNN 등 포함)의 성능 및 에너지 효율성 향상 연구 <p>⑤ NPU 향 Scratch Pad 메모리 구현</p> <ul style="list-style-type: none"> - NPU-DRAM 병목 개선을 위한 SRAM 용량 증대 필요 - 전력 소모 및 면적 증가는 억제 <p>⑥ 뉴로모픽 추론향 Analog MAC 구현</p> <ul style="list-style-type: none"> - 행렬 벡터 곱셈을 위한 시냅스 소자 필요 <p>⑦ 뉴로모픽 CAM (Content Addressable Memory) 구현</p> <ul style="list-style-type: none"> - 데이터 매칭을 위한 효율적 비트 셀 필요

5.8 Bio-silicon interface

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 반도체와 신경계를 직접 연결, 스마트폰 이후 새로운 디지털 플랫폼 창출 - Electrochemical 다채널 센서
세부사례	<ul style="list-style-type: none"> ① High Density Storage Device <ul style="list-style-type: none"> - 생체 내 기억 메커니즘을 활용한 고밀도 저장 장치 - 생체 분자를 활용한 고밀도 저장 장치 ② Brain-Computer Interface (BCI) <ul style="list-style-type: none"> - Implanted BCI 를 이용한 PC 조작 및 인터넷 접속, 컴퓨터로 하는 일을 사람의 생각으로 수행 - 사람과 AI 의 결합, 새로운 디지털 플랫폼 창출 ③ 전자코 <ul style="list-style-type: none"> - 특정 냄새나 가스를 감지하고 식별하는 장치 - 생물학적 또는 화학적 센서 사용하여 공기 중 복합물 감지/분석

5.9 차세대 컴퓨팅 요소기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 데이터 이동 및 연산량을 획기적으로 줄이면서 정확한 AI 연산을 할 수 있는 기반물질/단위소자/아키텍처/알고리즘/시스템/회로 개발 필요 - 센서와 결합한 미래 AI 기기(자율주행, 로봇, AR/VR 기기 등) 전력 효율 개선 - Mobile/Wearable/IoT 등의 Application에서 Always On 동작하는 Voice/Audio 기능의 필요성 증가
세부사례	<p>① Efficient AI Computing</p> <ul style="list-style-type: none"> - Efficient AI Model 최적화 기술 <ul style="list-style-type: none"> · 입력 시퀀스 길이와 임베딩 연산을 감소하는 기술 (e.g. token pruning/clustering/merging) · 모델 파라미터 수와 연산량을 줄여 메모리 대역폭과 전력을 절감하는 기술 (e.g. low-rank approximation) · 모델 구조나 학습 방법을 재설계 전체 모델의 메모리 및 연산 효율을 높이는 기술 (e.g. speculative decoding, mixed precision training) · 메모리 접근 및 연산 흐름을 최적화 하는 기술 (kv cache management, prefetching scheduling) - Efficient AI 가속기 칩 아키텍처 설계 기술 <ul style="list-style-type: none"> · 모델 연산을 칩 내부 유닛에 최적 배치하고, 데이터 이동을 최소화 하기 위한 알고리즘-하드웨어 매핑 및 데이터플로우 아키텍처링 기술. · 모델 실행 특성 (FLOPs, 메모리 접근 패턴 등) 프로파일링 및 분석 기술 · AI 모델 성능 (e.g. 에너지, 정확도, 지연 시간 등)

구분	주요 내용
	<p>분석 Tool 개발 기술</p> <ul style="list-style-type: none"> · AI 가속기 칩 메모리 계층 설계 기술 - Efficient AI 가속기의 Macro 회로 설계 및 저전력, 고밀도의 bitcell-array 및 adder-tree 설계 · 비휘발성 메모리를 이용한 digital in-memory computing 용 bitcell-array 설계 · Multi-bit 또는 Ternary device 적용한 bitcell 설계 · 정확도 유지 가능한 approximation logic 설계 · 저전력, 고밀도의 Multi-channel Sense amplifier 설계 · 적층 구조의 Monolithic 3D 가속기 구조 설계 <p>② NAND architecture 기반 in-memory 소자</p> <ul style="list-style-type: none"> - 단위 소자 <ul style="list-style-type: none"> · In-memory computing 에 최적화된 gate stack (CTF, 강유전체 등)과 채널 물질 발굴 · 비휘발성, 정보 제어 · 보존 성능 및 내구성 평가 강화 - 수직 적층 소자 <ul style="list-style-type: none"> · Short channel 효과 검증 · 연산 속도, 정확도, 에너지 효율 평가 · NAND 공정 호환성 확보 - 회로/아키텍처 및 알고리즘 <ul style="list-style-type: none"> · NAND 아키텍처 활용한 연산 가속 알고리즘 개발 · 뉴로모픽 · 시냅틱 연산 등에 적용 위한 셀간 상호 연결 재설계/최적화 · 기존 NAND 아키텍처 개선 및 시스템 통합 검증 전략 수립

6. 시스템 설계 및 아키텍처

6.1 System Architecture

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI Computing 시스템 구조 및 핵심 설계 기술은 초거대 AI 모델 학습 및 추론, 다중 Agent 기반 AI 시스템, Physical AI 등 차세대AI 워크로드를 지원하는 핵심 인프라 기술로 활용
세부사례	<ul style="list-style-type: none"> ① Modeling 기반 설계 의사결정 체계 구축 <ul style="list-style-type: none"> - 대규모 AI 시스템 설계 시 병목 발생 지점을 사전에 정량적으로 예측하기 위해, Rack-scale 성능 및 자원 활용 모델링 체계를 구축 - 성능 향상 대비 효율을 정량적으로 비교하기 위해, 성능-전력-비용 통합 평가 프레임워크를 구축 ② Multi-Rack 인프라 설계 경쟁력 확보 <ul style="list-style-type: none"> - 노드 단위 고립 구조로 인해 확장 시 네트워크 병목과 자원 단편화가 발생하는 한계를 극복 위해, Rack-to-Rack 토폴로지 및 자원 분산 전략 내재화 - 전력 밀도 증가와 열 관리 한계로 인해 확장성이 제한되는 문제를 극복하기 위해, 고전력 대응 설계 기준 및 Thermal-aware 운영 전략을 수립 ③ AI 반도체 및 시스템 아키텍처 전략 고도화 <ul style="list-style-type: none"> - 단일 칩 중심 성능 지표가 아닌, 클러스터 수준의 총체적 성능과 확장성을 고려한 설계 전략 확보 - Workload 기반 자원 배분 및 아키텍처 선택 기준을 수립하여, LLM, Agentic AI 등 실제 AI 워크로드 특성을 반영한 반도체 및 시스템 설계 의사결정 체계를 구축

6.2 AI System 구성 Device 요소 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI System 이 System on Package 수준으로 발전 과정에서 저전력 및 성능 (연산, 연결) 집적도 향상 기술로 활용
세부사례	<ul style="list-style-type: none"> ① 초저전력/초고속/초저지연 D2D 네트워크 기술 <ul style="list-style-type: none"> - 단일 Die 근접 BW Density (PPA)를 갖는 D2D Interconnect (2D, 2.5D, 3D, 3.5D Package 구성 대응) - 복수 Die 간 초저지연 가속기/메모리 네트워킹 구성을 위한 Routing 알고리즘 및 In-network Processing 설계 <ul style="list-style-type: none"> · 복수의 Die 를 Package 로 집적(2D/2.5D/3D)하는 과정에서 분리된 Die 들을 연결하는 과정에서 발생하는 성능 병목(단일 Die 대비) 최소화 기술 ② AI 향 초고효율 가속기 기술 <ul style="list-style-type: none"> - 초저전력 Tensor/Math 연산기 설계 (PPA, Data Format 등) - 알고리즘 적응형 재구성 가능한 마이크로 아키텍처 <ul style="list-style-type: none"> · 미래 AI 응용 알고리즘에 최적으로 대응 가능 기술 (마이크로 아키텍처 시뮬레이터, 컴파일러 등) - Package 구조 최적 프로세서 구조 파티셔닝 <ul style="list-style-type: none"> · 메모리셀 적층 및 마이크로 아키텍처 파이프라인 구성 요소를 Package 내 Die 구성을 고려하여 최적으로 배치하는데 필요한 제반 기술 (성능/발열 모델링 등)

6.3 AI Agent 를 위한 System SW 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 대용량 메모리를 활용한 AI Agent 가속 <ul style="list-style-type: none"> · AI Agent 에 적합한 메모리 시스템과 Storage 활용 - LLM 컴파일러 기반 AI Agent 추론 가속
세부사례	<ol style="list-style-type: none"> ① Long Context 지원 및 KV Cache 최적화 <ul style="list-style-type: none"> - 계층적 메모리 활용한 Long Context 의 Large KV 캐싱 - Non-Contiguous KV 캐시 재사용/압축 알고리즘 통한 LLM 추론 성능 최적화 ② RAG 를 위한 vectorDB 검색, Knowledge-Graph 최적화 <ul style="list-style-type: none"> - 연산가능/계층적 메모리 활용한 vectorDB 검색 및 Knowledge-Graph 탐색 가속 - CXL 메모리 풀을 활용한 Agent 간 Knowledge 공유로 Multi-Agent 수행 성능 최적화 ③ 추론 성능 최적화를 위한 프로그래밍 언어 설계 <ul style="list-style-type: none"> - LLM 추론 가속을 위한 Domain Specific Language(DSL) 설계 및 최적 커널 작성 - LLM 기반 최적 커널 코드 자동 생성 및 검증 기법 ④ LLM 기반 컴파일러 최적화 <ul style="list-style-type: none"> - Tiling, Operation Scheduling, Memory Management 등에 추론 가속을 위한 NP-hard 최적화 문제에 LLM 을 적용하여 최적 Solution 탐색 ⑤ AI Agent 기반 컴파일러 설계 <ul style="list-style-type: none"> - 새로운 구조의 HW 가속기를 위한 신규 Compiler 개발을 AI Agent 로 대체 및 최적화된 코드 생성 - AI Agent 가 생성한 코드의 기능 및 성능 검증을 위한 Verifier 기술

6.4 AI 를 활용한 Memory System Solution

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Large Language Model 과 같은 Transformer 계열 AI 응용 확산과 Scientific Simulation 및 Graph Analysis 같은 HPC 응용이 고도화되면서 Memory Coupled Computing 구조 필요 - 향후 LLM 사용량 증가와 함께 Vector DB 의 양도 폭발적으로 증가할 것으로 예상됨 - 특히, 대규모 Vector DB 의 경우 SSD 에 저장될 가능성이 높기 때문에 Vector DB 가 변화하는 모습을 예상하고 이에 부합하는 SSD 특성 및 기술을 개발할 필요가 있음
세부사례	<ul style="list-style-type: none"> ① 연산 가능한 Memory <ul style="list-style-type: none"> - CXL Memory 기반 시스템 기능 가속 기법 및 구조 (zswap, Gabage Collector 등) - Memory 중심 AI 응용 가속을 위한 CXL 기반 PNM (Processing Near Memory) 구조 (Transformer, GNN 등) - Memory 중심 AI 응용 가속을 위한 PIM (Processing In Memory) 구조 (번역, 음성인식, ChatGPT 등) ② Composable Memory System <ul style="list-style-type: none"> - CXL Switch 기반 Node 재구성 기법 (Hot-Plug/Remove) - 차세대 CXL Switch 향 차별화 Feature 발굴 ③ Memory Pooling/Sharing Solution <ul style="list-style-type: none"> - Kubernetes 기반 Container 환경에서 메모리 자원 관리 - Partitioned Global Address Space 기반 메모리 공유 기법 ④ Vector DB 성능 고도화를 위한 SSD 특성/기술 연구 <ul style="list-style-type: none"> - Vector DB 검색 특화 File System 연구 - 대용량 Vector Index 검색 효율화를 위한 SSD 활용 기술 - PIM(Processing In Memory) 기술을 이용하여 Vector DB 검색을 SSD 내에서 수행하는 기술

6.5 Storage 向 Embedded CPU 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Storage 제품의 CPU 의 경우, Load/Store operation 이 다수를 이루고 있으나 이 동작들의 TAT가 길어 CPU 의 동작 효율 (CPI)이 떨어짐. 성능 향상을 위한 구조 연구 필요 - Storage 向 Embedded CPU(RISC-V)에 적합한 custom ISA 정의 및 이를 위한 HW 구조 연구 필요
세부사례	<ul style="list-style-type: none"> ① Storage 동작 최적화 Custom ISA 정의 및 Toolchain 개발 <ul style="list-style-type: none"> - Storage 향 Embedded CPU 동작 분석 - Custom ISA 지원 가능한 Toolchain 개발 ② Custom ISA 을 고려한 CPU 구조 설계 <ul style="list-style-type: none"> - Custom Vector Extension 지원을 위한 Core 구조 및 Pipeline 구조 설계 - Storage Workload 에 맞는 Branch Prediction 구조 설계 - 설계된 CPU 에 최적화된 Backbone 설계 ③ Model 기반 설계 및 평가 환경 개발 <ul style="list-style-type: none"> - Modeling 기반 설계 및 검증 방법론 연구 - Model 기반 최적화된 HW 생성 Compiler 개발

6.6 차세대 메모리 컨트롤러 구조 최적화 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - DDR7 메모리 시스템 - CXL 메모리 시스템 - Custom HBM
세부사례	<p>① RCD/IMB chip 고도화에 따른 DDR7 용 메모리 Controller Architecture</p> <ul style="list-style-type: none"> - Integrated RCD/IMB Frame 간 inter-level bus 기술 - Multi-Ch. Pipeline 적용 병렬 처리 효율 극대화 - CXL-compliant I/F layer 기술 <p>② 차세대 CXL 메모리 controller architecture</p> <ul style="list-style-type: none"> - CXL-Native Memory forward 기술 - AES-256 기반 메모리 암호화 엔진 적용 기술 - Plug-in 형 확장 슬롯 기술 <p>③ Custom HBM 용 메모리 controller architecture</p> <ul style="list-style-type: none"> - Adaptive PHY Layer 적용 전압/주파수 조정 기능 - Cache-Coherency I/F 기술 for CXL-Bridge 모듈

6.7 차세대 SoC 향 설계 플랫폼

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - LLM 의 Parameter 증가를 대응하기 위해 AI 가속기의 메모리 용량 증가와 연산 block 개수가 증가 요구되며 이에 대한 해결책으로 2 stack 이상의 Multi-stack 수요 증가함
세부사례	<ul style="list-style-type: none"> - HPC, AI 및 기타 고사양 제품에 적용되는 차세대 SoC 향 Big Die 와 Heterogeneous Multi Die 를 사용한 고성능/고효율 Design - 메모리 BW(Bandwidth) 증가와 Chiplet Power 감소 요구에 대응하기 위해 HBM 3DIC Stack(zHBM), DRAM 을 직접 Stack 하여 Interconnect Power 절감 기술

6.8 On-Device Gen. AI 향 Storage 및 Algorithm 연구

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Mobile/Laptop/PC 등에서 On-device AI의 활용 증가 - 단말의 음성, 문서 처리, 영상 처리 등 차별화 필요 - On-device AI에 최적화된 Storage 및 NPU 연구를 통한 Client SSD/Mobile UFS의 기능 강화 - On-device AI시 사용자의 통화 및 문서 정보의 실시간 검색을 통한(RAG) Inference 능력 향상
세부사례	<ol style="list-style-type: none"> ① Mobile/Laptop/PC 등에서 On-device AI의 활용 시 Model의 즉각적인 Loading 및 제약된 DRAM에서 반복적인 Model Loading 능력 보강 ② On-device AI의 NPU기능 중 일부의 Storage의 Off-loading을 통한 기능 강화 연구 ③ Mobile storage 및 Client SSD에서 사용자 민감 정보(통화 녹취, 문서, 사진 정보)의 실시간 검색(RAG)를 통한 Inference 정확도 향상 기능 연구

6.9 대용량 QLC SSD 응용 발굴 및 필요한 SW Stack 기술 연구

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Low Cost 대용량 QLC SSD 요소 기술 연구 - QLC SSD 시장 확대를 위한 응용 분야 발굴 - QLC SSD 를 사용하기 위한 Host Stack 기술 연구
세부사례	<p>① Low Cost 대용량 QLC SSD 요소 기술</p> <ul style="list-style-type: none"> - DRAM 사용량 감축을 위한 Map-Cache, Large Sector Size 관련 기술 - Meta Data Size 감축을 위한 FTL Mapping 기술 - Block Reclaim 이 정기적으로 발생했을 때 최적 운용 기법 : 동작 시점, 속도 등에 대한 판단 기술 <p>② QLC SSD 시장 확대를 위한 응용 분야 발굴</p> <ul style="list-style-type: none"> - 기존의 Cold/Warm Storage 를 포함하여 가능한 시장을 발굴, 해당 시장의 Workload 로부터 QLC SSD 의 추가 최적화 방향 도출 <p>③ QLC SSD 를 사용하기 위한 Host Stack 기술 연구</p> <ul style="list-style-type: none"> - QLC SSD 의 낮은 Write Performance 를 보완하기 위해서는 Host Workload 정보를 활용한 최적화가 필요 - 기존의 Host Stack 에서 QLC SSD 친화적인 모습으로 전환하는 기술 개발

7. 차세대 디스플레이

7.1 디스플레이 신규 폼팩터 및 구조기술

7.1.1 디스플레이 디자인 및 성능혁신 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 자유형 폼팩터 디자인 및 화질 혁신 - 다양한 모바일 폼팩터 변화에 대응하기 위한 기능성 신소재 <ul style="list-style-type: none"> · 얇고 가벼운 제품을 구현하기 위한 고강성 저비중 금속 소재 · 외부 충격에도 쉽게 깨지지 않는 고강성 폴리머 소재 · Display 면을 보호할 수 있는 내충격 필름 및 코팅 소재
세부사례	<ul style="list-style-type: none"> ① High Strain 대응 기술 (박막/소재/구조) <ul style="list-style-type: none"> - Ultra Thin 박막 봉지 기술 (TFE) <ul style="list-style-type: none"> · 극한의 굽힘 및 변형 조건에서도 봉지기술 유지 - Low Modulus 소재 기술 <ul style="list-style-type: none"> · 저탄성 절연막, 유기막, 전도막 개발 및 신뢰성 향상 - Strain 분산 구조 <ul style="list-style-type: none"> · 외부 변형 하중을 균일 분산, 화소회로 손상 최소화 ② Zero Border 화소/소자 및 내구성 강화 기술 <ul style="list-style-type: none"> - 고집적 CMOS Driver, 고이동도 산화물 소자 기술 <ul style="list-style-type: none"> · 디스플레이 Driver 소형화 및 고성능 소자 적용 - Driver 영역 기계적 안정성 및 수축 보상 구조 <ul style="list-style-type: none"> · Zero Boder 구현 시 패널 외곽 내구성 강화

구분	주요 내용
	<p>③ Stretchable 用 표면 저반사 기술 개발 高 연신/복원/강성 및 低 반사 동시 달성 要</p> <p>④ 4 면/자유형상 디스플레이用 新 소재/Lami 공법 Wrinkle 제어 및 Crack 개선 要 ⑥⑦⑧</p> <p>⑤ 고강성 경량 금속 소재 - 비중이 낮으면서도 높은 강도를 가진 비강도 개선 금속재 · 신규 소재를 활용한 경량 제품 구현 · 힌지 적용 고강성 MIM 소재 개발 - 성형/가공성, 비자성, 컬러 구현 기술</p> <p>⑥ 고강성 폴리머 소재 - 외부 충격에 강한 Unbreakable 소재 기술 · 낙하, 뒤틀림, 찍힘 등에 잘 깨지지 않는 Rigid 소재 · Glass 에 근접한 내 Scratch 성능 기술 - 원하는 디자인을 쉽게 구현할 수 있는 성형 가공 기술</p> <p>⑦ 내충격 필름 및 코팅 소재 - 폴더블 Flexible Display 면 보호용 필름 소재 및 코팅 · 내충격, 내마모, 투명성 · 접힘 반복을 견딜 수 있는 유연성 확보 (Crack 내구성) - 박막 두께 구현 · 폴딩부 접힘 자국 개선을 위한 최소 필름 두께 확보 기술 · 박막 코팅막을 고르게 도포할 수 있는 기술</p>

7.1.2 Flexible(Foldable) LCD 패널

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 초대형 LCD 를 접어서 이동/설치 혁신 - 접거나 분해 가능하여 다양한 사용자 시나리오 응용
세부사례	<p>① Seamless 타일링形 LCD 기술</p> <ul style="list-style-type: none"> - 0mm Seamless LCD 타일링을 LCD 봉지 기술 - Seamless 구현을 위한 광학 부품 설계, 제조 기술 <p>② Flexible(유연) LCD 기술</p> <ul style="list-style-type: none"> - Flexible 기판용 TFT 소재, 공정 기술 <li style="padding-left: 20px;">* Organic TFT 등 - LCD 용 Glass-less 기판 소재, 공정 기술 - Glass + 유연 기판 혼합형 구조의 기판 제조 기술

7.1.3 휴머노이드용 신축성 디스플레이 및 센서

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 디스플레이 폼팩터 성능 한계 극복 新소재/공정 - 고연신 터치, 생체 신호 센싱 等 新제품군 발굴
세부사례	<p>① 고연신/비정형 휴머노이드용 stretchable 화소/회로</p> <p>② 고복원, 고품위 stretchable 윈도우 等 모듈 부품</p> <p>③ Stretchable 디스플레이 변형 감지 센서 개발</p> <ul style="list-style-type: none"> - 고연신 Touch 감지 기술 개발 - Strain 센서 기반 동작 감지 및 화소 보상 기술 <p>④ 비침습형, 실시간 헬스케어 모니터링 센서 개발</p> <ul style="list-style-type: none"> - 혈당, 신진대사물 等 화학적 생체 인자 검출 센서 및 스마트 기기 탑재 기술 개발

7.2 차세대 디스플레이 요소기술

7.2.1 고색/고효율 및 반사율 최소화 가능 Color 색재, 선택적 파장 흡수 Color 색재

구분	주요 내용
활용분야	- 고색 Color Gamut 디스플레이 적용 소재/부품 - Eye Care 디스플레이 적용 소재/부품
세부사례	- BT2020 일치율 극대화를 위한 고색, 고효율 Color 및 저반사 가능한 색재 개발 - HBR (Harmful Blue Ratio) 저감 단파장 Cut 색재 개발

7.2.2 수직 배향 Dichroic Dye 소재

구분	주요 내용
활용분야	- FMP (S/P, IT, Auto) 기술 Cut-off 개선 - QD-OLED SCE 반사율 개선
세부사례	- 高 정렬도 Dichroic Dye 수직 배향 소재 개발 → 정측면 투과율 차이 구현 → FMP cut-of cut-off 및 SCE 반사율 및 QD-OLED SCE 반사율 개선 가능 · 배향막-Free 배향 기술 개발 · 저온 Bake 공정 가능한 PR/Ink 소재 · 정면 대 측면 투과율 비율 극 최소화 · 정면 투과율 저하 최소화

7.2.3 자발광 QD (EL-QD, QDEL) 디스플레이

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - OLED 比 고해상도, 저 소비전력 구현 가능하여 TV, 모니터, 전장용 등 자발광 디스플레이 시장에서 기술적 우위 선점 가능 - 플렉서블, 스트레처블 등 다양한 기능성 디스플레이에 응용 가능
세부사례	<ul style="list-style-type: none"> ① QD 소재 <ul style="list-style-type: none"> - 장수명 QD 소재 합성 기술 - QD 와 정합된 공통층(HIL/HTL/ETL) 소재 합성 기술 - 대량 생산을 위한 소재 Scale-up 기술 ② QD 소재 잉크화 기술 <ul style="list-style-type: none"> - 소재의 성능 열화가 없는 잉크 소재 개발 - 잉크젯 토출에 맞는 점도, 표면 장력 등 특성 확보 - 잉크내 QD 소재 분산 기술 - 각 Layer(QD, 공통층) 간 섞임이 없는 잉크 소재 개발 ③ 대면적 잉크젯 기술 <ul style="list-style-type: none"> - 각 Pixel 내 토출 정밀도/정량 토출 등 잉크젯 젯팅 기술 - 대면적 토출 시 각 영역별 균일도 확보 기술 - 각 소재 젯팅 후 균일한 박막 형성을 위한 건조 기술

7.2.4 Nanorod LED 디스플레이

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 다양한 폼팩터에 적용 가능한 차세대 자발광 디스플레이 기술로 활용 - 소형부터 중대형까지 가능한 디스플레이 제조 기술
세부사례	<ul style="list-style-type: none"> ① Nanorod LED 용 기판 설계 기술 <ul style="list-style-type: none"> - 하나의 Pixel 내 다수의 Nanorod LED 를 안정적으로 배치하기 위한 전극 및 TFT 기술 - LED 간 특성 산포로 인한 대면적 발광 균일성 개선 및 화질 기술 ② Nanorod LED 소자 효율 향상 기술 <ul style="list-style-type: none"> - Nano 크기의 LED 에서의 광 추출 효율 감소 및 Red Nano LED 내부 양자 효율 한계를 개선하기 위한 기술 - 공정 중 Nanorod LED damage 방지를 위한 passivation 기술

7.2.5 Next LCD 패널

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 자발광 比 열세 성능 개선으로 신종 LCD 제품화 - 자발광의 우수한 CR, 시야각등 화질을 구현
세부사례	<p>① 픽셀 발광形 LCD 기술</p> <ul style="list-style-type: none"> - 광변환 Color converter 적용한 발광 픽셀 LCD 기술 - 고 CR In-cell 편광판 기술 - 고효율, 고색 광변환 소재 및 공정 기술 <p>② 고 명암비 LCD 기술</p> <ul style="list-style-type: none"> - 초고블록 로컬 디밍 백라이트 또는 LCD 셀 기술 - 7N([*]99.99999%)^{> 1M}이상 초고편광도 구현 기술 - 로컬 디밍 기능을 갖는 스위칭 필름형 패널 기술

7.2.6 풀컬러 반사형 디스플레이

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 풀컬러 E-ink 제품화 - 차세대 모빌리티 및 인포테인먼트 활용 - 스마트 리테일 및 Digital Signage
세부사례	<p>① 고명암비·고화질 컬러 구현 기술</p> <ul style="list-style-type: none"> - 전기영동 기술, 전기변색 기술 等 <p>② 초저전력 구동 기술</p>

7.2.7 GaN on Glass 공정 및 Display 용 Cu Electroplating

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 기존 웨이퍼 GaN LED 방식 고비용/難공정을 극복하는 저온 SPT 직접 GaN on Glass 성막으로 대면적/저비용 LED 디스플레이 개발 - 디스플레이 고성능 공정 및 신사업 검토
세부사례	<p>① GaN on Glass 공정</p> <ul style="list-style-type: none"> - 저온 SPT 방식 epi-GaN 성장 기술 개발 - LED 특성확보 위한 도핑 조건의 최적화 <ul style="list-style-type: none"> · Si(n-GaN), Mg(p-GaN) Co-SPT 를 도펀트 활성화 기술 · 구조적/전기적 특성 확보 - InGaN well/GaN barrier 활성층 성장 기술 전류 주입으로 점등 확보 <p>② Display 용 Cu Electroplating</p> <ul style="list-style-type: none"> - OLED Display 배선 Ti/Cu 적용으로 배선 저항 감소, 고속 구동 및 고 해상도 구현

7.2.8 디스플레이向 대면적 Meta-surface 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - OLED DISPLAY 광효율 향상 및 측면 효율 개선 - Nano-imprint 形 및 자기조립形 기술 확보 - 대면적 Nano-imprint 설비 국산화
세부사례	<ul style="list-style-type: none"> ① 나노 구조체 형성 및 재료 개발 <ul style="list-style-type: none"> - OLED 向 고신뢰성 Nano-imprint 구조체 재료 개발 - Patternable 한 자기조립형 Block Co-polymer 재료/공정개발 ② 대면적 Nano-imprint 기술 및 설비개발 <ul style="list-style-type: none"> - Nano-imprint 기술 양산성 제고 - 대면적 Nano-imprint 설비 개발 및 국산화 - 내부 광추출용 메타 구조체 설계

7.2.9 非 PI 계 고기능성 유연 기판 소재 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 고투과/고내열/고연신 기판 소재개발 통한 고성능 UDC 제품 개발
세부사례	<ul style="list-style-type: none"> ① 단파장 투과율 극대화 고내열 기판 소재 <ul style="list-style-type: none"> - UDC 제품 투과창 Blue 투과율 극한개선으로 카메라 성능 향상 ② 고연신, 고강도 특성의 유/무기 hybrid 복합 소재 ③ 자가응답형 내충격 점착 소재 <ul style="list-style-type: none"> - 低 반발 & 高 내충격 동시 달성을 위한 작동 주파수 別 물성 가변 극대화 점착 기술

7.3 디스플레이 특화 시뮬레이션

7.3.1 시야각 제어 디스플레이(FMP, Dual View) 用 Front Plane 설계

구분	주요 내용
활용분야	- 시야각 제어 디스플레이(FMP, Dual View) 用 Front Plane 설계
세부사례	<ul style="list-style-type: none"> - 초정밀 Privacy Display 패널 설계 기술 <ul style="list-style-type: none"> · A.I 활용 광특성 최적 구조 자동 설계 기술 · 고해상도/Switchable 시야각 제어 기술 · Meta/DOE 구조 적용 시야각 제어 광학 구조 - Privacy Display 성능 품위 향상 기술 <ul style="list-style-type: none"> · 고효율/저반사 재료 및 구조 · 고효율 초박형 Micro/Nano 렌즈 설계 기술 · 장수명 Blue OLED 재료

7.3.2 양자 컴퓨팅 응용 Ab Initio / Molecular Dynamics 알고리즘

구분	주요 내용
활용분야	- 신규 디스플레이 소재 발굴 시뮬레이션
세부사례	<ul style="list-style-type: none"> - Quantum Computing 기반 OLED 소재 물성 예측 강화 <ul style="list-style-type: none"> · 신규 OLED 소재 발굴 시뮬레이션 등 연산은 경우의 수가 무수히 많아 기존 컴퓨팅 기술로는 수십년 이상 필요, 초고속 양자컴퓨팅 알고리즘 개발이 필요 · OLED 소재 해석 경험 및 Domain knowledge 기반 양자컴퓨팅 알고리즘 개발時 혁신 소재 발굴 가속화 구현

7.3.3 GPU 기반 수치 해석 및 SW Engineering

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 디스플레이 특화 시뮬레이션 기술 확보 - 고성능 컴퓨팅 기반의 Data 처리 기술 가속화
세부사례	<ul style="list-style-type: none"> - AI 기반 3D Mixed Element Meshing 기술 <ul style="list-style-type: none"> · 디스플레이 기술이 고도화 됨에 따라 소자 자체의 특성뿐만 아니라 소자 간 상호작용 또한 중요한 요소로 작용함. 이에 소자를 구성하는 형상 생성 기술에 대한 기술 필요성 증가 · AI 를 활용하여 디스플레이 형상에 최적화 된 mesh 를 생성함으로써 시뮬레이션에 따른 Real-Virtual 간 차이 개선 및 효율적인 해석 시스템 구축 가능 - Exascale computing 기반 고속 Computing 기술 <ul style="list-style-type: none"> · 병렬 아키텍처 및 SW 최적 알고리즘을 통해 VP(Virtual Product) 및 DT(Digital twin)에 필요한 방대한 정보에 대한 고속 처리 기반 확보 → 고속 시스템을 기반으로 제품 설계부터 최종 생산 결과에 대한 다양한 모델들을 통합함으로써 (준) 실시간에 가까운 제품 특성 예측 및 자동화 시스템 구축 가능

7.4 광학 HW 및 SW 기반기술

7.4.1 투명 디스플레이 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차량, 퍼블릭 공간, 가정 등 주변의 유리창을 엔터테인먼트, 정보, 광고 등의 콘텐츠를 제공하는 매개체로 만들어 줌으로써 새로운 미디어 경험을 제공
세부사례	<p>① 투명 디스플레이/스크린 소재 및 공정 기술</p> <ul style="list-style-type: none"> - 고투과율 투명 디스플레이 구현을 위한 광학/소재 기술 - 고명암비를 위한 광학 구조 설계 - 대면적화를 위한 공정 기술 - 프로젝션 방식 투명 디스플레이를 위한 스크린 기술 <p>② 투명 디스플레이를 위한 interaction 기술</p> <ul style="list-style-type: none"> - 고투과율 투명 디스플레이의 touch 및 원거리(공중) interaction을 위한 센서 설계 기술 - 투명 디스플레이 내장 센서를 위한 소재 및 공정 기술 - 저해상도 센서를 이용한 Gesture, Object 인식을 위한 영상 처리 기술

7.4.2 Immersive 영상 디스플레이 광학 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - HUD, 로봇, Hologram, AR 기기 등 새로운 Form-Factor 의 디스플레이 구현에 활용 가능한 초슬림, 초근접 Ultra Short Throw 형태 프로젝터 등
세부사례	<p>* Immersive 영상 디스플레이: Hologram, Light-Field, Floating 등을 포함하며, 화면이나 매체가 없이도 공중에 영상을 띄워 보여주는 기술</p> <p>① 광학 설계 기술</p> <ul style="list-style-type: none"> - 광학계의 크기를 줄이기 위한 회절광학계/초소형 광학계 설계 기술 - 굴절 광학 소자를 대체하는 박막 광학 소자 설계 기술 - Active 패턴 제어가 가능한 회절 광학 소자 기술 <p>② 광학 소자 제작 기술</p> <ul style="list-style-type: none"> - 회절 격자 패턴의 초정밀 및 대면적화 공정 기술 - 초정밀 Freeform 광학소자 설계 및 가공 기술 - 박막 광학 소자 공정 기술 - 나노스케일 패턴 정밀 Tiling 기술 <p>③ Holographic Display 용 표시 소자 기술</p> <ul style="list-style-type: none"> - 수백 nm 수준의 미세 픽셀을 가진 위상변조 표시 소자 기술 - 초고해상도 표시 소자의 Driving 기술 <p>④ 광원 기술</p> <ul style="list-style-type: none"> - 프로젝션 방식 디스플레이를 위한 초소형/低 Speckle/고효율 레이저 광원 기술 - 고휘도 Micro Display 광원 패널 기술

7.4.3 차세대 실감형 입체 영상 디스플레이

구분	주요 내용
활용분야	- Hologram, 유사 Holographic, Light Field 기술
세부사례	<p>① 입체 영상 실시간 렌더링/전송 기술</p> <ul style="list-style-type: none"> - 실시간 입체 영상 캡처 및 생성 기술 - 高 입체감 표현을 위한 렌더링 기술 <ul style="list-style-type: none"> → Contents CG to 3D 변환 기술, 실사 to 3D 변환 기술 - 실시간 영상 전송을 위한 압축 또는 영상처리 기술 <p>② FPD用 입체 영상 구현 기술 <small>* Flat Panel Display</small></p> <ul style="list-style-type: none"> - 대면적(TV用), 광시야각(FoV 확장) 가능한 구조, 자연스런 입체영상 표시 가능한 Light Field 또는 Hologram 기술 - 사용자 돌출형 플로팅 이미지 구현 위한 광학 소자 기술

7.4.4 현실/가상 구분이 어려운 차세대 실감 인터랙션

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 몰입 가능한 고실감/임장감 디바이스 및 서비스에서 기존의 보고 듣는 시청 경험을 넘어서, 직접 느끼고 상호작용 할 수 있는 Interactive 미디어 경험 제공을 위한 차세대 실감 인터랙션 기술
세부사례	<p>① 촉각 인터랙션 기술</p> <ul style="list-style-type: none"> - 사용자가 느끼는 촉각 자극 인식/표현 및 원격지 사용자들 간 촉각 경험의 공유를 제공하는 기술 - 인간 감각과 동등한 수준의 촉각 인식/표현이 가능한 센서/액츄에이터 및 알고리즘 - 착용 거부감 없이 편리하게 사용 가능하고 공간 상에서 실감 미디어 경험을 제공하는 글로브, 슈트 등 착용형 기술 - 스마트폰, TV, 대화면 스크린 등 디스플레이 상에서 실감 미디어 경험을 제공하는 비접촉식 촉감 디스플레이 기술 <p>② 내추럴 의도 인식 및 피드백 결정 기술</p> <ul style="list-style-type: none"> - 명시적/비명시적 사용자 인터랙션 의도를 자연스럽게 정확하게 인식하기 위한 인터랙션용 센서 및 AI 기술 - 파악한 사용자 의도 및 상황(사용자, 주변 환경 등)을 고려한 최적의 피드백을 제공하는 인터랙션용 액츄에이터 및 AI 기술

7.4.5 AR glass 향 Silicon backplane 구동 기술

구분	주요 내용
활용분야	차세대 LEDoS(uLED) display 향 backplane 및 구동 기술 개발 필요
세부사례	<p>① Pixel 설계 기술</p> <ul style="list-style-type: none"> - 2.5um pixel pitch 에 8bit PWM 구현 기술 - DFT 기능(dead pixel 검출 기술) - Pixel 원점 이동기술(Lens 조립 및 BP 간 오차 수정) - Pixel 구동 on-duty 조정 기술 <p>② PKG 기술</p> <ul style="list-style-type: none"> - 2.5um pitch 간 C2C 공정 기술 (8inch to 12inch) - Die to wafer PKG 기술 <p>③ Image 처리 기술</p> <ul style="list-style-type: none"> - dead pixel 보상 및 패널 휘도 균일도 향상 기술 - 3-Chip 픽셀 Alignment 향상 기술 - 밝기 조정 (Normal, HBM) 및 디밍 처리 기술 <p>④ Interface 기술</p> <ul style="list-style-type: none"> - Low power, Low size Image data serial I/F 기술 - 3-Chip (R/G/B) 구조에서의 high speed I/F 기술 <p>⑤ 공정 기술</p> <ul style="list-style-type: none"> - Small size 를 위한 DRC rule 변경, Low leakage, VLED 구동 전압 신뢰성 보장을 위한 공정 기술

7.4.6 OLED IT 向 pDDI+TCON Total 저전력 솔루션 고해상도
고속 구동 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 주요 세트 업체에서 18 인치 급 11bit 높은 해상도와 240Hz 이상의 고 주사율이 적용된 Foldable/Gaming 용 제품 출시에 따라 세트 스펙 대응에 활용함
세부사례	<ul style="list-style-type: none"> - IT 차세대 디스플레이로서 OLED 를 적극 채택하는 추세로 전환함에 따라, 고해상도, 고주사율, 고전압 OLED 를 구동할 수 있는 저전력 pDDI/TCON 기술의 확보가 필수적임 <p>[Panel DDI]</p> <p>① 설계 기술</p> <ul style="list-style-type: none"> - 11bit 이상 고해상도 구동 기술 - 240Hz 이상 고주사율 구동 기술 - 18 인치 이상 대형 패널 구동 기술 - 다채널(2400 채널), 고전압(9V), 초 고속 구동 기술 - Multi-IC(6~8ea), 저 오프셋 출력 편차 기술 <p>② PKG 기술</p> <ul style="list-style-type: none"> - 다채널(2400 채널), 고전압(9V), 방열을 위한 film 기술 - 다채널(2400 채널) test 를 위한 film 기술 <p>③ Interface 기술</p> <ul style="list-style-type: none"> - 고속(4Gbps), 저전력 I/F 기술

[TCON]

① Interface 설계 기술

- 고속 (Rx 13.5Gbps / Tx 5Gbps), 저전력 소비
- Low latency / Visually Lossless 압축 기술

② 설계 기술

- 고해상도, 고주사율 구동을 위한 기술
- Foldable / 240Hz 통합 구동 기술
- Privacy mode 동작을 위한 SRAM 최적화 설계 기술
- 다수의 고품질 IP Integration 위한 저전력 설계 기술
- 패널 특성 보상 기술
- Security 강화를 위한 secure-boot 기술

③ 공정 기술

- 선단 공정 (8, 5, 4 nm) 적용한 저전력 layout 기술

7.4.7 AI 광학 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 광학 기술을 활용하여 고정밀 초소형 광학계의 물리적 설계 난제를 해결하고, 개발 효율 및 생산성 향상 - 고성능 AI 연산 수요 급증에 따른 칩 간/데이터센터 내 데이터 병목 현상을 해결하기 위해, 전기 신호 대신 빛을 이용하는 실리콘 포토닉스 기술 적용 분야
세부사례	<p>① AI 광학 설계 기술</p> <ul style="list-style-type: none"> - Material Informatics 기술을 접목하여 자연계에 없는 굴절률을 가진 메타물질 등 신소재를 발굴해 이를 적용한 광학소자 설계를 통해 두꺼운 렌즈를 대체하는 초박형 메타 렌즈, 고성능 디스플레이 필터 등 차세대 광학제품 구현 - 빛의 회절/굴절뿐만 아니라 열 변형, 구조적 응력 등 복잡한 물리적 상호작용을 사전 예측하는 AI 모델 구축해 시제품 제작 및 테스트 횟수를 획기적으로 단축함으로써 카메라 및 디스플레이 모듈의 개발 생산성 향상 <p>② 칩 간 데이터 병목 해결을 위한 실리콘 포토닉스 기술</p> <ul style="list-style-type: none"> - 기존 소형 광원 구현의 물리적 한계를 극복하기 위해 u-LED를 광원으로 활용하고, 초소형·저전력 광트랜시버를 실리콘 기판 위에 통합하여 고집적 AI 반도체 환경에서 전력 소모를 최소화하면서도 초고속 데이터 전송 실현 - 나노미터 단위의 초미세 Waveguide와 신호방향을 제어하는 초소형 미러 설계 통해 칩 내부 광신호 손실 극소화 및 데이터 전송 시 발생하는 발열 문제 해결, 신호 무결성 확보 - 하나의 광 채널에 서로 다른 파장의 빛을 동시에 실어 보내는 다중화/역다중화(Mux/Demux) 기술을 적용해 물리적인 선로 추가 없이 데이터 전송 대역폭을 획기적으로 확장하여 AI 초고속 연산 지원

7.5 고정밀 계측 및 분석기술

7.5.1 Active 내 고해상도 미세 잔막 비파괴 계측 기술

구분	주요 내용
활용분야	- Contact 공정 Etch 후 Hole 내 미세 잔막 잔류로 인한 CNO(Contact Not Open) 불량 검출
세부사례	① 미세 잔막 검출 기술 개발 ② 전면, 고해상도 계측 기술 개발 ③ 고속 계측 기술 개발

7.5.2 비표지 PFAS 정밀 정성 분석 기술

구분	주요 내용
활용분야	- PFAS 국제 규제 강화에 따라 디스플레이 제품에 사용되는 다양한 성질의 유기 재료에서 비표지 PFAS 물질 분리 및 정밀 정성분석 기술 확보 필요
세부사례	① 유기계 기능성 복합 재료에 포함된 비표지 PFAS 물질 분석법 개발 - Photo resist, OCR(optical clear resin), OCA 및 PSA 고분자 재료에서 PFAS 선택적 분리 기술 - 초정밀 정성 분석을 통한 동족 계열 추적 및 비표지 PFAS 스크리닝 분석법 개발 ② 유/무기 복합 재료에서의 선택적 PFAS 물질 분석법 개발 (PCB, Multi-layer film 등)

8. 차세대 통신

8.1 6G 통신 기술 (에너지 절감/커버리지 확장/주파수 효율향상/AI-RAN)

구분	주요 내용
활용분야	- 차세대 통신 기지국 및 단말
세부사례	<ul style="list-style-type: none"> ① 에너지 절감 기술 <ul style="list-style-type: none"> - 기지국 전력 증폭기 효율 향상을 위한 저전력 초광대역 Envelope Tracking 기술 - 높은 PAPR 대응 가능한 고효율 초광대역 기지국 파워앰프 설계 기술 ② 커버리지 확장 기술 <ul style="list-style-type: none"> - 경로 손실이 높은 중고주파 대역(7~15GHz, mmW 대역 등)에서 통신 커버리지를 개선하는 RF, Antenna, Baseband 기술 ③ FDD 주파수 효율 향상 기술 <ul style="list-style-type: none"> - 상대적으로 낮은 경로 손실로 셀간 간섭이 높은 FDD 주파수 대역(800MHz, 1.7/1.8/1.9GHz 등)의 통신 성능 개선 기술 ④ AI-RAN 통신 기술 <ul style="list-style-type: none"> - AI 를 활용하여 기지국의 송/수신 성능과 복잡도를 개선하는 RF/모뎀/스케줄러 알고리즘 - Network 정책(Policy), 서비스 별 요구사항 등을 고려해 망 관리를 자동화/최적화하는 기술

8.2 위성 통신 (NTN) 기술 개발 (위성 통신 통합 셀룰러 모뎀 개발/최적화)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 지상망 (TN) 기준의 모뎀에 비지상망 위성 통신 (NTN: NB-IoT NTN, NR NTN, LTE/NR DTC) 기술을 통합함으로써 모뎀의 제품 경쟁력 강화 및 적용 대상 제품군 확대 - 스마트폰: 위성 통신을 사용한 커버리지 확대로 재난 상황에서의 긴급 메시지 뿐만 아니라 지상망 범위 밖에서 음성 통화, 고속 데이터 통신 서비스 제공 - 커넥티드(자율주행) 카 및 로봇: 장소에 상관 없이 각종 차량 및 로봇의 원격 제어, 상태 정보 확인/수집 및 SW 업데이트와 인포테인먼트 기능 지원 - 포터블 위성 Hot-Spot/FWA: 지역 구분 없는 위성 통신 기반의 휴대용 핫스팟 구성 및 고정형 무선망 구성
세부사례	<ol style="list-style-type: none"> ① 스마트폰 위성 긴급 서비스 및 음성 통화, 고속 데이터 서비스 <ul style="list-style-type: none"> - 일반 스마트폰에 탑재된 위성 모뎀 칩셋이 기지국 신호가 끊긴 산악 지역, 오지 등에서도 위성 신호를 자동 감지하여 긴급 메시지 전달 뿐만 아니라 일반 음성 통화 및 고속 데이터 전송이 필요한 일반 멀티미디어/앱 사용 가능 ② 자율 주행 차량/로봇의 끊김 없는 무선 통신 연결 <ul style="list-style-type: none"> - 기지국 경계지역에서 지상망 신호가 약해질 때, 위성망으로 전환(AI aided)하여 끊김 없는 통신 링크를 유지함으로써 원격 관제 및 모니터링 및 트리밍 서비스 등 기능 유지 ③ 이동형/고정형 핫스팟 지원 <ul style="list-style-type: none"> - 재난 상황으로 지상 통신망이 마비된 지역에서 위성망을 이용한 핫스팟 구성 - 산악/해양 등 지상망 범위를 벗어난 경우나 로밍이 필요한 경우 위성망을 이용한 이동형 핫스팟 활용 - 광케이블 설치 비용이 비싼 지역 및 유선 통신 인프라가 낙후된 지역에서의 고정형 무선 통신 인프라의 설치 용이 ④ 6G 위성-지상 통합을 위한 멀티빔/MIMO/NOMA 페이로드 구조 및 파형·프로토콜 연구

9. Advanced AI

9.1. Transformer 기반 On-device AI 한계 극복을 위한 고효율 신경망 구조 및 추론 기술 연구

구분	주요 내용
활용분야	- 모바일/차량/가전/로봇 등 On-device AI 응용
세부사례	<p>① Transformer 의 Band width 문제를 극복할 수 있는 Sparsity 기반 고효율 신경망 및 추론 기술 연구</p> <ul style="list-style-type: none">- Mixture of Experts- Gated Attention 구조- Long Context 처리 가속을 위한 Dynamic mask-aware attention 등 <p>② 미래 신경망 구조에 최적화된 신경망 가속기 (NPU) 및 On-device AI S/W 개발</p>

9.2 능동형 인지 및 Agent 협업 기반 Agentic AI 핵심 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 멀티모달 인식 통한 인과 관계, 미래 행동 추론 및 스마트 홈/헬스/팻케어/접근성 등에서 실시간 상황 인식/예측 서비스 제공 - 여러 AI 에이전트가 협업, 조율해 복합 업무를 수행하도록 IoT/클라우드/Edge 환경에서 자동화 및 멀티 오케스트레이션 구현 - On-device/Edge 환경에서 저자원 고성능 추론 지원 및 과거 이력과 현재 컨텍스트 기반의 빠르고 정확한 정보 제공 비용 Latency 최소화
세부사례	<p>① 능동형 맥락 인식을 위한 인지(Perception) 기술</p> <ul style="list-style-type: none"> - 시간/물리/상황적 인과 속성 파악, 인과 추론·예측, Intervention 및 Counterfactual 추론 - 다중 소음 환경에서 강건한 음원 분류 모델 설계 및 저전력 임베디드 기기 적용을 위한 알고리즘 경량화 - 멀티모달 데이터 기반 맥락적 상황 설명 정확도 향상 - 지연시간 최소화 파이프라인 구축 및 엣지 컴퓨팅 환경 자원 관리 <p>② Multi-Agent 협력 시스템 연구</p> <ul style="list-style-type: none"> - 협상·협약·스케줄링 표준화, 공동 목표 설정, 동적 토폴로지 기반 네트워크 재구성 - 지식그래프/공유메모리 활용 지식 전파 및 추적 메커니즘 개발 - 자연어·멀티모달 협업, XAI 기반 의사결정 투명성 확보, 실시간 피드백 루프 통합 - 에이전트 행동 검증 프레임워크, 정책 준수 로깅 및 감사 시스템 연구 - 스마트 홈/IoT 자율 협업, 모바일·가전 퍼스널 에이전트 연계 통한 맞춤형 서비스 개발

구분	주요 내용
	<p>③ 고속 추론을 위한 Efficient Reasoning 기술 연구</p> <ul style="list-style-type: none"> - 문제 난이도 기반 동적 토큰 예산 추정, Overthinking 탐지 알고리즘, Length-aware 강화학습 정책 최적화 - Task 별 Reasoning Depth 판단, Multi-step Planning 불필요 탐색 제거, 장기 추론 Overthinking 억제 - Hybrid Cloud-Edge 분산 추론 라우팅, Compute-aware 파이프라인 최적화 <p>④ Dynamic Context 및 메모리 기술 연구</p> <ul style="list-style-type: none"> - 현재 Task 에 필요한 지식 선별 제공 및 과거 절차, 기술 요약 지원 - Agent 내부 생성 지식과 외부 지식 통합 기술 - 경량 메모리 모델로 지식 추/검색/요약 정확도 및 처리 속도 향상

9.3 실세계 동역학을 잠재공간에서 예측하는 World Model 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 복잡한 물리적 상호작용과 인과 관계 예측을 통해 일반 물리 (General Physics) 이해도 극대화 - 월드 모델 기반 사전 시뮬레이션 통해 미학습 환경에서도 시스템의 물리적 동역학을 표상/추론하는 범용 인지 지능 확보 - 가상 환경에서 학습된 물리적 직관을 현실 세계의 다양한 변수에 맞게 안전하게 전이(Sim-to-Real)하여 다양한 산업 및 헬스케어 환경 최적화에 적용
세부사례	<ol style="list-style-type: none"> ① 인체 동역학 월드 모델링 및 사전 질병 예측 <ul style="list-style-type: none"> - 웨어러블 기기에서 수집되는 신체 물리 신호를 바탕으로 인체의 생리적 동역학을 잠재 공간에서 실시간 표상/예측 - 인체 내부 장기의 시뮬레이션 기술과 결합해 뇌·심혈관 질환 등 병리학적 징후 조기 진단 ② 월드 모델 기반 차세대 스마트 제조 공정의 동역학 사전 예측 <ul style="list-style-type: none"> - 공정 영상 및 센서 데이터를 월드 모델로 학습해 공정 중 발생 가능한 물리적 변형/마찰을 잠재 공간에서 실시간 예측 - 제품 불량률 예측 및 복잡한 물리 반응 제어를 위한 고정밀 예측형 디지털 트윈 환경 확보 ③ 비정형 환경에서 자율형 모빌리티의 물리적 거동 예측 <ul style="list-style-type: none"> - 눈, 비, 비포장도로 등 개방형 환경에서 차량 및 시스템의

구분	주요 내용
	<p>움직임을 월드 모델로 사전 시뮬레이션</p> <ul style="list-style-type: none"> - 예상치 못한 물리적 외란 발생 시 즉각적이고 안전한 대응을 위한 예측 기반의 제어 정책 생성 <p>④ 초대형 데이터센터의 열·유체 동역학 월드 모델링</p> <ul style="list-style-type: none"> - 데이터센터 내부의 고차원 온도 분포 및 기류 변화를 잠재 공간에서 고속 추론하여 냉각 시스템의 선제적 제어 수행 - 기존 수치해석 기반 시뮬레이터 대비 연산 비용을 획기적으로 낮추는 실시간 물리 엔진 구현 <p>⑤ 월드 모델 기반 신소재 및 복합 구조물의 물리적 특성 추론</p> <ul style="list-style-type: none"> - 재료에 가해지는 다양한 하중/응력에 따른 물리적 파괴 및 변형 거동을 월드 모델 시뮬레이션을 통해 조기 규명 - 물리적 테스트의 시간과 비용을 절감하고, 신소재 개발 기간을 단축하는 가상 시험 체계 구축

9.4 Verifiable AI 구현을 위한 zkML 기반 Trusted AI 컴퓨팅 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신뢰 가능한 AI 디바이스 - 차세대 AI 인프라 및 하드웨어 보안
세부사례	<ol style="list-style-type: none"> ① 모바일 온디바이스 AI 프라이버시 증명 <ul style="list-style-type: none"> - 음성비서, 사진 분석 AI가 클라우드 전송 없이 로컬에서 처리되었음을 증명 - 사용자에게 privacy proof 제공 가능 ② 디바이스 내 AI 모델 위변조 탐지 <ul style="list-style-type: none"> - 펌웨어 또는 AI 모델 변경 여부 검증 - 출하 후 공급망 공격에 대응 ③ 개인화 AI 서비스 신뢰 보장 <ul style="list-style-type: none"> - 추천·및 헬스케어 AI가 사용자 데이터 범위를 벗어나지 않았음을 증명해 신뢰성 확보 ④ AI 연산 감사 <ul style="list-style-type: none"> - AI 학습 및 추론 과정 전체 proof 생성해 투명성 강화 ⑤ 자율주행·로봇 AI 안전 검증 <ul style="list-style-type: none"> - 안전 정책을 만족하는 AI 판단만 실행되었음을 입증 - 산업용 AI 안전성 확보 ⑥ zkML 기반 고유 인격 증명 (Proof of Personhood) <ul style="list-style-type: none"> - 인간의 민감한 생체 및 행동 데이터를 외부로 노출하지 않고(Zero-Knowledge), AI 에이전트와 사람을 안전하게 구별하는 프라이버시 중심의 디지털 신원 인증 체계 ⑦ 에이전트 추적 및 디지털 출처 (Digital Provenance) <ul style="list-style-type: none"> - AI 에이전트의 산출물과 트랜잭션 기록에 보이지 않는 표식(워터마킹)을 적용하여, 인간과 기계의 활동을 암호학적으로 명확히 분리하고 추적하는 기술

9.5 On-Device AI 보안

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 모델 저작권 보호 - AI 모델에서의 개인정보 보호 - AI 모델에 대한 악의적인 외부 행위자의 위/변조 방지
세부사례	<ul style="list-style-type: none"> ① AI 모델 보호 기술 <ul style="list-style-type: none"> - AI 모델 암호화 및 난독화 <ul style="list-style-type: none"> · 실행 시 AI 모델 복호화, 신경망 구조 난독화 - 보안 영역에서 AI 모델 실행 및 성능 확보 - AI 모델 워터마킹 기술 ② 데이터 및 개인정보 보호 기술 <ul style="list-style-type: none"> - 프라이버시를 보장하는 데이터 수집 및 분석 기술 - 민감 데이터 학습 시, 프라이버시 및 성능 보장 - AI 모델에서의 개인정보 추출 방지 기술 ③ 적대적 공격 방어 기술 <ul style="list-style-type: none"> - AI 모델에 대한 적대적 공격 인식 기술 - Explainable AI 기반 이상 동작 탐지 기술

9.6 미래형 정보 압축

9.6.1 End-to-End AI 영상 (비디오) 압축

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 영상 미디어 제품 및 부품 (스마트폰, TV, SoC, 카메라 등) - 영상 미디어 서비스 (방송, OTT, 화상통화, 클라우드 등)
세부사례	<ul style="list-style-type: none"> ① End-to-End (E2E) AI 기반 영상 코덱 <ul style="list-style-type: none"> - 40년간 유지된 기존 신호처리 기반 코덱의 구조적 변화 - E2E AI 학습을 통한 기존 MPEG 표준 코덱 대비 압축 성능의 도약 - 高연산 문제를 극복한 低복잡도 E2E AI 영상 코덱 구조 ② Pre-and-Post (PNP) AI 기반 영상 코덱 <ul style="list-style-type: none"> - 기존 신호처리 기반 코덱에 전/후처리를 담당하는 AI 모델을 추가하여 압축 성능의 비약적 향상 - 기존 코덱 표준과 연동이 가능한 호환성 높은 AI 기반 영상 압축 코덱 구조 ③ AI 기반 영상 화질 평가 <ul style="list-style-type: none"> - 인간의 주관적 평가 능력을 모사하는 AI 기반 영상 화질 평가 모델

9.6.2 End-to-End AI 오디오 압축

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 오디오/음성 제품 및 부품 (스마트폰, TV, SoC, EarBuds 等) - 오디오 미디어 서비스 (방송, 음원 스트리밍, 음성통화 等)
세부사례	<ul style="list-style-type: none"> ① End-to-End (E2E) AI 기반 무손실 오디오 코덱 <ul style="list-style-type: none"> - 현존 무손실 오디오 코덱의 압축 성능 한계에 도전 - 96KHz 24bit 지원을 통한 마스터링 (MQS) 음질 제공 - 高연산 문제를 극복한 低복잡도 E2E AI 무손실 오디오 코덱 구조 ② End-to-End (E2E) AI 기반 초저비트율 음성 코덱 <ul style="list-style-type: none"> - 1kbps급 초저대역폭에서도 음성을 전송할 수 있는 E2E AI 기반 초저비트율 음성 코덱 - 위성, P2P 等 대역폭 제한적이며 위급한 통신 상황에서도 자연스러운 음성 통화를 가능케 하는 기술 ③ AI 기반 오디오 및 음성 품질 평가 <ul style="list-style-type: none"> - 인간의 주관적 평가 능력을 모사하는 AI 기반 오디오 및 음성 품질 평가 모델

9.6.3 Foundation AI 모델의 무손실 압축

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - AI 모델 활용 제품 및 부품 (스마트폰, TV, SoC 等) - Foundation Model 기반 AI 서비스 (채팅, 추론, 비전 等)
세부사례	<ul style="list-style-type: none"> ① 저용량 메모리 기반 거대 Foundation Model (FM) 동작을 위한 AI 모델 무손실 압축 <ul style="list-style-type: none"> - GB급 용량의 언어모델 및 비전모델의 무손실 압축으로 거대 FM 기반 On-Device AI의 현실화 - 모델 양자화에 의존하지 않는 AI 모델 압축 알고리즘 - 현존 주요 대용량 FM 모델에 효율적인 무손실 압축 기술 ② 부분 AI 연산을 가능하게 하는 뉴럴 네트워크 모델 포맷 <ul style="list-style-type: none"> - 메모리 사용량 감소를 위한 AI 모델의 부분 로딩 기술 - AI 모델 파라미터의 고속 Random Access 알고리즘

9.6.4 유전체 기반 데이터 압축

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - DNA Synthesis 및 Sequencing 제품 및 유전체 저장 장치 - 차세대 초거대용량 데이터 센터 및 클라우드 - 의료기관내 저전력 및 지속 가능한 Long-term 저장 장치
세부사례	<ul style="list-style-type: none"> ① DNA 분자 구조를 이용한 정보 압축 기술 <ul style="list-style-type: none"> - DNA의 A/C/G/T 심볼 기반 무손실 정보 압축 - 외부 환경으로 인한 분자 구조 변화에 강인한 압축 및 복원 알고리즘 - 부분 정보 복원을 위한 Random Access 가능한 포맷 구조 ② DNA 기반 정보 저장 시스템 <ul style="list-style-type: none"> - DNA 분자 구조 기반 정보 압축 기술과 Synthesis 및 Sequencing 기기의 효율적 연동 - 지속 가능한 저전력/저탄소/고집적 DNA 저장소 기술 ③ 정보의 영구 보존 가능한 초거대용량 데이터 센터 <ul style="list-style-type: none"> - 대용량 전력 없이도 1000년이상 중요 정보 보관 가능한 데이터 서비스 및 초거대 AI 학습 데이터 저장용 서버 - 의료기관내 생애 보관이 필요한 개인 의료 정보 저장소

9.7 AI for Science

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 단순 분석 이상의 과학적 원리(물리 법칙, 분자구조 등)를 직접 학습하고 가설 수립부터 실험 설계, 결과 해석 등 일련의 연구 프로세스를 자율적으로 수행 - 고비용의 시뮬레이션, 실험을 통한 검증 과정을 보완할 수 있는 자율 실험실(Self-driving Laboratory) 운영
세부사례	<p>① 소재 과학</p> <p style="padding-left: 20px;">: 역설계(Inverse Design)와 자율 실험실</p> <ul style="list-style-type: none"> - 원하는 물성(예: 고내열성, 고전도성)을 입력 시, 그에 맞는 분자 구조를 제안하고 자율적으로 소재를 합성하는 장치(로봇 자동화 기술) 구동을 위한 AI <p>② 바이오</p> <p style="padding-left: 20px;">: 단백질 구조 예측과 항체 설계</p> <ul style="list-style-type: none"> - 단백질과 DNA, RNA 등 모든 생체 분자의 상호작용 예측과 질병 원인 파악 및 치료제 설계 등을 위한 AI <p>③ 천문 및 지구 과학</p> <p style="padding-left: 20px;">: AI 기상 모델과 행성 규모 시뮬레이션</p> <ul style="list-style-type: none"> - 기존 슈퍼컴퓨터보다 월등히 빠른 속도와 높은 정확도로 기상 상태를 예측하는 AI <p>④ AI Research Agent</p> <p style="padding-left: 20px;">: 자율적 연구 파트너</p> <ul style="list-style-type: none"> - 아이디어 제안, 코드 작성, 실험 수행, 결과 요약, 논문 작성 및 오류 교정 등 연구 쏘주기에서 반복적 루틴을 완전 자동화하여 연구 효율 극대화가 가능한 AI Research Agent

10. 차세대 배터리

10.1 고안전성 차세대 전지 시스템

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 고안전성 에너지 저장장치 - 친환경 발전 기술
세부사례	<p>① 고에너지밀도 흐름 전지</p> <ul style="list-style-type: none"> - 반응 산화/환원종 및 고체 저장 시스템 도입을 통한 에너지 밀도 300 Wh/L 이상의 흐름 전지 요소 기술 개발 (충방전 효율: 80% ↑) - 수명 및 고출력 특성 극복 기술 - 전극 반응 속도 향상 및 안전성 확보를 위한 저점도 수계 전해질 첨가제 설계 및 합성 기술 <p>② 고출력 장수명 금속-공기전지</p> <ul style="list-style-type: none"> - 5000 Wh/L 이상의 고용량 금속공기전지 리튬메탈표면과 전해질 간 부반응 억제 및 Dendrite 형성을억제할 수 있는 전해질, 계면 및 보호막 기술 <p>③ 금속 공기전지</p> <ul style="list-style-type: none"> - 고저장성 및 안전성의 폭발, 공해 위험 없는 발전向 금속 공기전지 - 수소 발생 부반응 및 전극 반응 제어 기술 - 반응 부산물 회수 시스템 기술 - 전극 반응 속도 향상 및 안전성 확보를 위한 저점도 수계 전해질 첨가제 설계 및 합성 기술

10.2 초고에너지밀도 고안전성 전지

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 발화위험성이 없는 無부피변화 高안전성 배터리 - Physical AI 向 高에너지밀도 배터리
세부사례	<p>① 超경량 전고체 배터리 (초고에너지밀도 > 500 Wh/kg)</p> <ul style="list-style-type: none"> - 이온 전도도가 향상된 조성을 기반으로 중량당 에너지밀도 극대화한 양극 복합체 (활물질 무게당 용량 1,000 mAh/g↑) - 수명(1,000 회↑) 및 고출력 특성 확보 기술 - 양극 복합체/전고체 전해질 소재 間 계면 제어 기술 - 고체전해질층과 음극의 계면 안정화 기술 <p>② 無부피변화 리튬 메탈 배터리</p> <ul style="list-style-type: none"> - 별도 가압 장치없이 균일한 Li 전/탈착을 유도할 수 있는 高에너지밀도(> 1,000 Wh/L) 음극 구조 - 리튬메탈 표면과 전해질 間 부반응 억제 및 Dendrite 형성을 억제할 수 있는 전해질, 계면 및 보호막 <p>③ 저온 소결 산화물 전고체 전해질</p> <ul style="list-style-type: none"> - 500°C 이하 소결시 90% 이상의 소결밀도와 10^{-4} S/cm 이상의 산화물 고체 전해질 - 활물질과 공소결時 계면 안정화 기술 <p>④ 리튬-황 전고체·반고체 배터리</p> <ul style="list-style-type: none"> - 고에너지밀도·고안전성 구현 소재 및 계면 안정화 기술 - 장수명 확보를 위한 소재 및 공정 최적화

10.3 AI 기반 셀 설계 및 수명/성능 예측 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - xEV 및 대규모 ESS 사이트 실시간 모니터링 - 배터리 개발기간 단축, R&D 생산성 혁신 및 품질 관리
세부사례	<p>① AI 기반 셀 설계</p> <ul style="list-style-type: none"> - 소재/물성/성능 데이터를 활용하여 목표 성능에 최적화된 조성 및 구조를 도출하는 AI 모델 개발 - AI 를 통한 물성 예측 정밀도 향상 및 미세구조-성능 간 인과관계 분석 <p>② AI 기반 진단·예측 BMS</p> <ul style="list-style-type: none"> - Cloud 및 On-board BMS 를 위한 AI 기반 안전성 이상 조기 예측 모델 - 데이터 분석을 통해 배터리의 SOH 및 성능 열화를 정밀하게 진단하고 원인을 분석하는 기술 <p>③ 시뮬레이션-실험-AI 최적화 통합 플랫폼</p> <ul style="list-style-type: none"> - 다중 스케일 시뮬레이션과 실험 데이터를 AI 로 통합하여 최적화하는 시스템 - SDL(Self-Driving Lab) 기술 등 소재 합성부터 셀 평가까지 전 과정을 가속화하는 연구 방법론

10.4 초저가 고에너지 밀도, 장수명 LFP 전지

구분	주요 내용
활용분야	- Volume 향 xEV 및 ESS battery
세부사례	<p>① 고밀도 LFP 양극 소재 (PD > 3.0g/cc)</p> <ul style="list-style-type: none"> - 무전구체(FePO₄ 탈피) 활용 극판 밀도 극대화한 양극 - 기존 소재 대비 출력, 저온특성, 수명 특성 유지 - 초저가화를 목표로 한 공정 개발 필요

10.5 초장수명 리튬이차전지 내환원성 전해액 용매 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 액체 전해질을 사용하는 리튬 이차 전지 전분야
세부사례	<p>현재의 리튬이온 전지 전해액은 내산화성 우수하나 음극에서의 환원분해는 불리하여 리튬 지속 소모</p> <ul style="list-style-type: none"> - 전해액의 전위 안정창 확대를 통한 산화/환원 반응 동시 개선으로 양/음극에서의 전해액 분해반응을 억제 <p>① 초장수명 ESS 리튬 이온 전지 (수명 > 20000 사이클)</p> <ul style="list-style-type: none"> - 전해액 환원 분해에 의한 전하 및 전지 내 리튬 이온 손실 최소화로 초장수명 구현 <p>② 고효율/급속충전 EV 및 전동 공구용 전지</p> <ul style="list-style-type: none"> - 전해액 분해 부산물에 의한 저항 증가 최소화로 고효율 및 급속 충전 개선 - 음극향 전해액 첨가제 제거로 원가 저감 기여

10.6 고출력 전고체 Supercapacitor

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 전장용/서버용 등의 초고출력이 필요한 응용분야 - PCB 기판에 SMT(표면실장기술) 가능한 저장 장치
세부사례	<p>① 고성능 고체전해질 (Solid electrolyte) 기술</p> <ul style="list-style-type: none"> - 고이온전도도 재료 기술 ($>10^{-4}$ S/cm @ R.T.) <ul style="list-style-type: none"> · 고분자 매트릭스, 이온전도성 염, 기능성 첨가제 · 황화물계, 산화물계, 할라이드계 등 고체전해질 <p>② 전극 재료/구조 시스템 개발</p> <ul style="list-style-type: none"> - 탄소계 나노소재 개발 (EDLC 방식) - 금속 산화물 또는 하이브리드 전극 시스템 - 高전기전도성 소재/구조 기술 <p>③ 소형셀 ($< 1 \text{ cm}^3$), 고출력 ($> 5\text{W}$), 고용량 ($> 0.2\text{F}$) 셀/모듈 설계기술</p> <ul style="list-style-type: none"> - 3D 구조체 전극 (단위 면적당 정전용량 향상) - 직·병렬 적층 기술, 초박막 전극 기술

11. 미래 에너지 솔루션

11.1 탄소 포집/전환 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 탄소 중립 실현을 위한 탄소 포집 기술 - 탄소 중립 실현을 위한 탄소 및 온실가스 전환 기술
세부사례	<p>[탄소 포집 기술]</p> <p>① 저에너지 CO₂ 포집을 위한 신규 흡수/흡착 소재 개발</p> <ul style="list-style-type: none"> - 소재 시뮬레이션 설계-합성-평가-최적화 통합 연구 - 저에너지 재생 가능한 비아민계, 저수계 등 신규 포집 소재 <p>② 대기중 극저농도 CO₂ 제거를 위한 신규 흡착 소재</p> <ul style="list-style-type: none"> - CO₂ 선택성 증가를 위한 수분 제거 흡착용 소재 또는 수분 경쟁흡착 제어 소재 설계 연구 - 화학/물리 흡착 외 Redox-active electrosorbents 발굴 <p>③ CO₂ 포집 소재 개발(고분자, MOF 등)</p> <ul style="list-style-type: none"> - 고선택도, 고투과도를 가지는 기체분리막 개발 - Wetting 이슈 극복 저저항성 기액접촉막

(멤브레인 컨택터) 개발

- 무기/고분자, 바이오/고분자 등 신규복합소재 설계

④ 대기 중의 CO₂를 바다로 흡수/저장하는 기술

- 바닷물의 알칼리성을 인위적으로 높여

대기 중의 CO₂를 바다로 흡수 저장하는 기술

(OAE: Ocean Alkalinity Enhancement)

[탄소 전환 기술]

① 저에너지/고효율 CO₂ 전환 기술(Carbon Upgrading)

- CO₂를 전환하여 연료 또는 고부가치 물질로 전환하는 저에너지/고효율 CO₂ 전환 촉매 개발
- 다양한 에너지원과 반응 단계를 활용하여 에너지 효율을 최대화 시킬 수 있는 CO₂ 전환 시스템 개발 (예: 전기화학, 열화학, 광화학 등 여러 반응을 통한 고부가 가치 화합물 생산 기술)

② CO₂ 포집-전환 통합기술 (Integrated CO₂ Capture and Conversion)

- CO₂ 포집 후 재생-분리-응축 단계를 생략하고, CO₂ 흡수 형태로 바로 다른 물질로 전환시키는 CO₂ 전환 (예: reactive capture and conversion, carbonate electrolysis 등)
- CO₂ 포집-전환 통합 기술에 사용되는 소재 (촉매, 분리막, 전극 등) 및 시스템 개발
- 전기화학, 열화학 등 제한 없음

11.2 그린수소 생산 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 탄소 중립 실현을 위한 탄소 포집 기술 - 탄소 중립 실현을 위한 탄소 및 온실가스 전환 기술
세부사례	<p>① 차세대 고체산화물 공전해 기술 개발</p> <ul style="list-style-type: none"> - SOEC 는 고온에서 CO₂와 H₂O 를 동시에 전해하는 공전해 (co-electrolysis)반응을 통해 e-fuel 합성에 필요한 합성가스(CO + H₂) 생산이 가능하나, 기초연구 단계임. - CO₂ 전해/공전해의 주요 열화원인인 불완전 환원에 의한 탄소 침착(카본코킹) 억제 및 CO₂가 CO로 전환되는 RWGS 반응 제어를 통해 고내구성 구현을 위한 신규 전극촉매 소재 설계 및 셀 구조 최적화 연구 필요 → 탄소중립 및 무탄소 청정연료(e-fuel) 제조 기술로의 확장이 가능한 차세대 SOEC 기술 개발 <p>② PCEC(프로톤 전도성 세라믹 수전해) 소재/셀 기술 개발</p> <ul style="list-style-type: none"> - 기존 산소이온전도성 세라믹 대신 수소이온전도성 세라믹 전해질막을 사용한 차세대 고체 전해질 수전해 기술 - 고온 소성이 필요하고, 내구성이 낮다는 문제 있음 - PCEC 의 낮은 소결성을 극복할 신규 전해질 소재 및 소결공정 개발 필요 - 고안정성 프로톤전도성세라믹 소재 및 셀 개발 필요 → 높은 이온전도도와 내구성이 가지는 수소이온전도성 세라믹 소재/셀/공정 기술 개발

③ Reversible SOC(rSOC, 가역 고체산화물 셀) 기술 개발

- FC/EC 양방향 전환 운전에 의한 열화 최소화 전극 기술 및 수요지 맞춤형 성능비(SOFC:SOEC) 조정 셀 기술 개발
- rSOC 셀의 내구성평가 및 수명예측 기술 개발
- rSOC 구동 시 발생하는 발/흡열에 강건한 스택설계 기술 (반복적인 열팽창/수축에 의한 집전손실 최소화 설계)
 - rSOC의 경제성 확보를 위한 재생에너지의 간헐성 대응 및 FC/EC 전환 운전에 따른 열화에 강한 고내구성 rSOC 전극(소재, 구조)/셀 기술 개발

④ 청정 암모니아 생산 기술(질소 고정, e-Nitrogen Fixation)

- 국가 간 수소 운송을 위해 암모니아 합성/분해 기술이 필요하며, 특히 합성 과정에서 발생하는 대량의 탄소 배출을 줄이기 위한 청정 암모니아 생산 기술 필요
 - 상온/상압 상태에서 전기화학적 반응을 이용해 질소 가스가 전해질의 음극에서 전자를 받아 수소 이온과 결합하는 방식의 '전기화학적 질소 고정' 기술 개발
 - 햇빛을 활용해 대기 중 질소와 물을 암모니아로 전환하는 '광촉매 질소 고정' 기술 개발
- 전기화학적 방식은 질소와 물의 반응 과정에서 발생하는 부산물(수소)을 줄이고 암모니아 생산 극대화 연구
- 광촉매의 경우 촉매 수명, 합성 효율 개선 등 필요

11.3 에너지흐름 최적화 및 열관리 기술

11.3.1 Energy Recovery 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 반도체 제조 공정에서 발생하는 폐열, 압축열, 배기열, 반사 전력 등 낭비 에너지 회수 및 재활용을 통한 저전력 고효율 에너지 순환 솔루션
세부사례	<p>① 고온 폐열 에너지 회수/활용 기술 개발</p> <ul style="list-style-type: none"> - 반도체 설비 배기 열에너지 회수 기술 개발 <ul style="list-style-type: none"> · 열교환 구조 및 모듈 설계 기술 · Heat pipe 자연 냉각 구조 기술 - Thermal buffering 시스템 기술 개발 <ul style="list-style-type: none"> · 에너지 Peak 상쇄를 위한 열충격 흡수 기술 · 열에너지 완충용 고비열 소재 기술 - Heater Thermal Storage 기술 개발 <ul style="list-style-type: none"> · 폐열 에너지 저장 및 재활용 기술 - AI 에너지 제어 기술 <ul style="list-style-type: none"> · 고효율의 폐열 회수/안정화/재활용을 위한 에너지 총량 제어 기술 <p>② 전기적 에너지 회수/활용 기술</p> <ul style="list-style-type: none"> - 고효율 제베크 효과 소재 및 구조 기술 <ul style="list-style-type: none"> · Chiller Supply-Return 구조 결합을 통한 에너지 재생산 설계 기술 · 고효율 제베크 효과를 위한 열전 소자 기술 · 회생형 인버터 기반 전력 재활용 기술 <p>③ 압축열 및 기계 에너지 회수/활용 기술</p> <ul style="list-style-type: none"> - Dry Vacuum Pump 압축열 회수/활용 기술 - 공압/가스 압력 에너지 회수/활용 기술

11.3.2 차세대 열관리 기술

구분	주요 내용
활용분야	- 高효율 에너지 및 高性能 구동 구현을 위한 차세대 열관리 기술
세부사례	<p>① 차세대 냉각/열교환 기술</p> <ul style="list-style-type: none"> - 냉매 사이클 대체를 위한 高효율 전고체 냉각 <ul style="list-style-type: none"> · 高효율 열전 소재 및 패키징 · 비희토류 자기 냉각 소재 및 시스템 · 열전/자기 냉각 外 高효율 냉각 기술 - 高性能 열교환기 <ul style="list-style-type: none"> · 열전 냉각用 공냉식 Heat-Sink 열저항 저감 (전열 면적↑, 대류 열전달↑ 新기술) · Data Center 用 高발열 Chip 액체 냉각 <p>② 열관리 소재 기술</p> <p>[방열]</p> <ul style="list-style-type: none"> - Foldable/Flexible Heat Spreader 기술 <ul style="list-style-type: none"> · 연신율 10%↑, 열전도도 100W/mK↑ - 高열전도, 低열저항 열계면소재 (100 W/mK↑, 5 mm²K/W↓) - Stretchable/Flexible 高열전도 방열 필러 설계 - 초고열전도 방열 시트 소재 (2000 W/mK↑) - Robot 用 Compact 방열 시스템 <p>[단열]</p> <ul style="list-style-type: none"> - 저열전도 무발포 단열소재 (20 mW/mK↓) - 초박형 유연 단열 필름 소재 (15 mW/mK↓)

11.4 태양에너지 변환 및 응용 기술

11.4.1 페로브스카이트 태양전지

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 실리콘 태양전지 대비 高효율, 반투명성, 경량성으로 건물 외벽, 휴대용 기기 등 소형 Application에 적합 - 실리콘에 페로브스카이트를 적층시킨 '탠덤' 구조는 페로브스카이트의 내구성을 보완하면서 기존 대비 高효율(30%대)로 발전소 등 대형 Application 적용 可
세부사례	<ul style="list-style-type: none"> ① 건물 일체형 태양광 (Building Integrated PV) <ul style="list-style-type: none"> - 투명도 조절, 색상 구현이 가능해 창문처럼 보이게 하거나 다양한 색상으로 디자인해 건물 외벽 자체를 태양광으로 구성 ② 차량 결합형 태양광 (Vehicle-Integrated PV) <ul style="list-style-type: none"> - 경량성, 구부릴 수 있는 특징점으로 인해 전기차 지붕을 태양전지로 구성 가능 ③ 휴대용 및 웨어러블 발전 기기 <ul style="list-style-type: none"> - 소형 제작이 가능하고 무게가 가벼운 특징을 활용해 롤러블 발전기기 (전자기기 충전용) 등으로 제작/활용 ④ (탠덤 구조) kW~MW 급 태양광 발전소 구축 ⑤ 우주용 페로브스카이트 태양전지 모듈 및 시스템

11.4.2 우주 태양광(Space-based Solar Power) 효율/정확성 제고 관련 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 우주에서 태양광을 수집해 Microwave, 레이저, 반사광 등 방식으로 지상에 전달함으로써 원격지/재난 지역에 안정적인 無탄소 전력을 공급
세부사례	<ul style="list-style-type: none"> - 태양/지상間 대기권 손실 최소화, 에너지 효율 최대화 및 빔 제어 정확도 최대화를 위한 전송 방식 고안 - 효과적인 궤도 배치를 고려한 초경량, 모듈형, 전개형 등 위성 구조 - 低궤도 우주 환경을 고려한 태양전지패널, 반사타일 등 에너지집중 구조재료 및 방향 정밀제어/궤도 변경 추진 기술 - 태양에너지 전송 효율 최대화 위한 궤도 배치 및 방향 최적화

11.5 4세대 SMR (초소형모듈원자로)

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Micro SMR (Micro Small Modular Reactor) 전기 출력이 1~10MW 이하 수준의 소형 원자로로, 통상적인 SMR(출력 300MW 이하)보다 훨씬 작고 모듈화·이동성이 빠른 구축이 특징인 초소형 원자로를 의미함 · 이동 및 설치가 용이하여 재래식 전력망이 부족한 지역에서 독립적 운영 가능 · 고체 냉매(예: 헬륨, 흑연 등)를 사용하는 비경수로형 고온 가스로가 대표적이며, 냉각수 없이 고열 생성 가능 - Data Center와의 융합 적합성 · 고온에서 안정적으로 작동해 폐열 활용이 용이 · 전력 + 열 동시 공급(Cogeneration) 가능 · 외부 전력망 의존도를 줄여 에너지 자립형 Data Center 구축에 유리
세부사례	<ul style="list-style-type: none"> - 글로벌 실증 및 상용화 움직임 가속 <ul style="list-style-type: none"> - 고체 냉매 방식 Aurora Powerhouse 개발, 美 에너지부와 협력 중 - 고온가스로 기반 Xe-100 개발, DoE 및 NASA와 프로젝트 수행 - Big Tech와의 협업 확대 <ul style="list-style-type: none"> - Data Center 용 탄소중립전력원으로 Micro SMR 도입 고려

12. 미래 환경 솔루션

12.1 액상 정화 공정 기반 In-situ 재생 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 제조 공정에 사용되는 Chemical 소재 재활용 - Chemical 소재 재활용을 통해 환경 오염원 배출량 감소, 폐액 처리 비용 및 반도체 소재 구매 비용 절감 목표 - 반도체 Device 제조 후 Fab에서 배출되는 Chemical 소재의 On-Site 재생을 위한 소형화 재생 설비 - 재생 과정에서의 2차 부산물 발생을 최소화 하는 Clean 재생 기술 - 에너지 고효율 재생 기술 - 다양한 혼합 Chemical의 분리/정제
세부사례	<ol style="list-style-type: none"> ① 재생 설비 소형화 기술 개발 <ul style="list-style-type: none"> - Fab 공간 활용 가능한 농축/정제 설비 소형화 통해 On-Site Chemical 재생(반도체급) ② Chemical 소재 재생 부산물 Zero 기술 개발 <ul style="list-style-type: none"> - 환경 오염 배출원 원천 차단 위한 Clean 기술 ③ 에너지 고효율 재생 기술 <ul style="list-style-type: none"> - 재생 시 사용되는 에너지의 고효율화를 통해 재생 비용 절감, 환경 효과 극대화 ④ 다양한 혼합 Chemical 분리/정제 기술 <ul style="list-style-type: none"> - 반도체 Fab에서 사용 후 혼합되어 배출되는 혼합 Chemical의 고순도 분리/정제 기술 필요

12.2 유해 가스 포집 및 정화 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 도시, 산업, 실내 환경에서 발생하는 복합 유해가스의 실시간 포집 및 정화 - 기존 CO₂ 중심의 기존 대응 범위를 넘어 VOCs, CH₄, PFAS 전구 물질 등 다양한 유해가스로 확장하며, 필요 시 공정 내 자원 재활용까지 연계
세부사례	<ul style="list-style-type: none"> ① 선택적 분리 기술 <ul style="list-style-type: none"> - 특정 가스에 대해 높은 선택성을 갖는 정밀 분리 소재 및 구조 설계 기술을 활용하여 분자 크기, 극성, 반응성 차이를 기반으로 특정 유해 가스를 선택적으로 포집 ② 저에너지 기반 정화 및 전환 기술 <ul style="list-style-type: none"> - 기존 유해가스 처리 기술의 높은 에너지 소비와 이차 오염 문제를 극복 가능한 상온 또는 저에너지 조건에서 작동 가능한 정화 및 전환 기술 - 전기화학적 산화 환원 반응, 광촉매 반응, 플라즈마-촉매 공정을 활용하여 유해가스를 단순 제거하는 것을 넘어 무해 물질 또는 유용 자원으로 전환 할 수 있는 기술 ③ AI 기반 예측 및 운영 최적화 기술 <ul style="list-style-type: none"> - 특정 오염 발생 가능성을 사전에 판단하고, 정화 장치의 작동과 강도, 타이밍을 자동으로 제어하는 시스템 - 디지털 트윈 기반 유해 가스 발생을 사전에 예측하고 운영을 최적화 할 수 있는 시스템

12.3 글로벌 규제물질(PFAS) 실시간 모니터링 AI 기술개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 과불화화합물(PFAS)규제강화에 따른 감시체계 필요성 증대 - PFAS 실시간 동시 감시기술 개발에 따른 처리공정 개선
세부사례	<ul style="list-style-type: none"> ① PFAS 총량 및 구성성분 분석 <ul style="list-style-type: none"> - 미지의 전구물질이 처리 과정을 거쳐 PFAS 생성 및 변환 등 메커니즘 확인 ② 온라인 실시간 분석 개발 <ul style="list-style-type: none"> - 처리 공정별 실시간 분석을 통한 PFAS 다종 검출 확인 및 사전 대응 체계 구축 ③ PFAS 처리기술 개발 <ul style="list-style-type: none"> - 처리 기술 모델링을 통한 예측 기술 개발

12.4 바이오 플라스틱 생산 및 재활용 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 생산부터 폐기까지 온실 가스 배출, 해양 및 토양 생태계 파괴와 같은 석유계 플라스틱이 발생시키는 환경 문제 해결에 활용 - 현재 대부분 열분해 처리하는 폴리에틸렌(PE)과 폴리프로필렌(PP)의 물질 재활용
세부사례	<ol style="list-style-type: none"> ① 바이오 플라스틱을 고효율로 생산하기 위해 필요한 미생물 균주, 세포 등 개발 ② 탄소원을 플라스틱으로 고효율 전환하기 위해, 미생물 대사 회로 설계 ③ 개발된 미생물에 최적화된 배양 및 정제 공정 설계 및 운영 관련 기술 ④ 물성이 유사한 PE 와 PP 플라스틱을 구분하면서, 정제 공정을 통해 회수 가능한 특정 물질로 분해하는 미생물/효소 기술

13. 차세대 로봇

13.1 미래 인간-로봇 상호작용

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 실제 인간 생활 공간 내에서 자율 운용이 가능하고 사회적 임팩트를 창출할 수 있는 로봇 개발을 위한 '인간-로봇 상호작용' 원천 기술 확보 - 지능형 상황 보조를 통한 인간의 의도와 상황의 맥락을 실시간으로 추정하는 Physical AI 기반의 고도화된 생활 지원 - 인간-로봇 간 감정·정서 교류 시스템 구축 - 물리적/사회적인 상호작용을 안전하게 할 수 있는 로봇 HW
세부사례	<ul style="list-style-type: none"> ① 로봇 전용 인공지능 구조/개념 설계 <ul style="list-style-type: none"> - 인지·제어 성능 통합은 물론, 복잡한 사회적 규칙까지 학습해 사회정서적 상호작용까지 가능한 지능 체계 구현 - 사용 환경에 따라 보행과 조작을 유기적으로 협응할 수 있는 통합 제어 모델 ② 안전성과 성능을 모두 갖춘 로봇 HW 설계 <ul style="list-style-type: none"> - 충돌 안전성 확보를 고려한 로봇 HW 설계 방법론 - 인간과 유사한 동작을 구현하는 관절 구조를 통한 신뢰를 주는 설계 방안 - Embodied AI 구현 가능한 로봇 HW 기술 - HW측면에서 Inherent Safety를 추가하여 안전 성능을 보완할 수 있는 기술

13.2 로봇 개발 및 검증을 위한 시뮬레이션

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 제조/홈 휴머노이드, 도심형 주행 로봇 개발 및 검증 - 제조/홈 Digital Twin 기반 설비 운영 효율 향상 (가상 물리 모델 ↔ 실시간 데이터 융합)
세부사례	<ul style="list-style-type: none"> ① 로봇 개발 검증 시뮬레이션 <ul style="list-style-type: none"> - GPU 가속 물리 엔진으로 모션, 충돌, 제어 루프 3D 시뮬레이션 가속 - 실시간 파라미터 튜닝으로 테스트 사이클 단축 ② 로봇용 Synthetic Training Data 생성 <ul style="list-style-type: none"> - 실 데이터 Augmentation 및 Full 가상 데이터 생성 ③ 실내외 3D 공간 생성 및 공간 시뮬레이션 <ul style="list-style-type: none"> - 홈/제조 공정 Digital Twin용 공간 자동 생성 (예, 카메라/센서 → 스마트싱스/홈 공간 자동 생성) - 동적 물체(차량, 사람 등)포함 공간 시나리오 생성 ④ 제조 공정 최적화 및 예측 유지 보수 <ul style="list-style-type: none"> - 실시간 데이터와 시뮬레이션 결과 통합한 고장 예측, 공정 최적화 제안

13.3 고성능 정밀 조작 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Contact-Rich 조작 작업에 대한 정밀도 향상 - 유연체 및 변형체에 대한 안정적인 조작 - Occlusion 상황에서의 조작 성공률 향상 - 비정형 작업에 實 적용 가능한 제조로봇 조작 AI 기술
세부사례	<ul style="list-style-type: none"> ① Tactile 센서 HW <ul style="list-style-type: none"> - High-resolution contact sensing - Multi-point Fingertip에서의 센서 통합 기술 - 산업 환경에서 사용 가능한 내구성/안정성 확보 ② Tactile 정보를 포함한 데이터 수집 기술 <ul style="list-style-type: none"> - 일관된 Contact 유지가 가능한 데이터 수집 솔루션 - Tactile 데이터에 대한 대규모 데이터 생성 기술 ③ Tactile-based VLA Model <ul style="list-style-type: none"> - Contact-aware action generation - Contact 을 고려한 힘제어 생성 - Tactile 기반의 정밀 조작 기술 ④ Multi-modal VLA/VLM 을 위한 Tactile encoder <ul style="list-style-type: none"> - Vision/Language align 을 고려한 tactile encoder 구조 및 학습 기법 - Contact-aware latent representation - Tactile 센서 HW 변경에 agnostic 한 representation ⑤ 환경 센싱 기반 온라인 동작생성 기술 <ul style="list-style-type: none"> - 제조 Cell 내부 환경을 스스로 인식하여 작업 계획 및 최적 C/T 만족/충돌회피 동작 자동생성 기술 - 다품종 소량생산時 타깃 제품에 변경에 대응 가능한 센서기반 No-Code 제조로봇 프로그래밍 기술

구분	주요 내용
	<p>⑥ 제조 특화 End-to-End 조작 AI 기술</p> <ul style="list-style-type: none"> - 제조로봇向 Foundation Model (조립, 포장 等 특화) - 케이블/하네스 꼬임을 인지하여 작업순서 계획 및 조작 - 작업자 데이터(영상 等)기반 로봇 Retargeting 기술 <p>⑦ 초정밀/고속 조립 작업 기술</p> <ul style="list-style-type: none"> - 휴대폰內 소형 커넥터를 인식/조작 가능한 AI 기술 확보 - 센서를 활용한 초고속 힘제어 조립기술

13.4 다수 이기종 로봇간 협업 최적화 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 제품 전환이 빈번한 다품종 소량생산 환경에서 로봇간 역할 재배치 기반 유연 조립라인 운영에 활용 - 대형·비정형 물체 공동 조작이 필요한 공정 자동화
세부사례	<ul style="list-style-type: none"> ① 복수 로봇 협업 제어 알고리즘 기술 <ul style="list-style-type: none"> - 복수 로봇 간 힘 분배 및 동작 동기화를 위한 협조 제어알고리즘 - 통신 지연 및 센서 오차 환경에서도 안정성을 보장하는 강건 협업 제어 기술 ② 로봇 간 협업 정책 모델 학습 기술 <ul style="list-style-type: none"> - 강화학습 기반 다수 로봇 협업 정책 학습 구조 설계 - 멀티 벤더 이기종 로봇 간 정책 공유 및 전이 방법 ③ 공정 기반 역할 자동 분담 및 동적 재배치 기술 <ul style="list-style-type: none"> - 작업 부하 및 공정 병목을 고려한 실시간 역할 분담 및 작업 재배치 알고리즘 - 공정 변화에 대응하는 협업 구조 자동 재구성 기술

13.5 Fab 환경을 위한 Physical AI 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 환경 안전 Risk 제거를 위해 Robotics 자동화 기반의 Fab 설비 유지/보수/관리 작업 자동화에 활용 - 기존의 단순 물류 자동화 단계를 넘는 자율 무인 Fab 구축 활용 - 연구개발 단계의 실험 자동화를 통해 인구 감소에 대응하고, 개발 가속화에 기여 <p>※ Physical AI 는 로봇, 드론, AGV(Automatic Guided Vehicle) 등 물리적 에이전트와 결합하여 실제 환경의 데이터를 실시간 학습하고 변화에 적응하는 인공지능 기술</p> <p>실제 환경과의 직접 상호작용을 통해 상황 변화에 즉각 대응하며, 효율성과 안전성을 극대화하는 솔루션을 구현</p> <p>Nvidia Cosmos, Google Aloha 등 빅테크 기업들이 주도하며 미래 AI 응용 핵심 기술로 부상</p>
세부사례	<p>① 실험 Planning 을 위한 AI 기술</p> <ul style="list-style-type: none"> - 소재 합성 Planning, 실험 Recipe 최적화 알고리즘 - 모델의 장단점을 스스로 진단하며 진화하는 AI - AI 예측 결과의 원인(Causality) 분석 기술 - Human 과 AI 의 상호 학습 모델 (Human-in-the-loop) <p>② 자율 구동 robotics 기술</p> <ul style="list-style-type: none"> - 스스로 주변과 물체를 인식하고, 주어진 Task 를 수행하기 위한 자동 Robot Motion Planning - 다양한 Lab-ware 를 Handling 할 수 있는 Dexterous Manipulation 및 제어 기술

구분	주요 내용
	<p>③ 실험 자동화 시스템의 운영 S/W 기술</p> <ul style="list-style-type: none"> - 시스템 Scheduler - Scheduling Simulator - 실험 자동화 시스템의 Operating S/W <p>④ 사람처럼 좁은 공간內에 이동 가능한 高精度 자율주행</p> <ul style="list-style-type: none"> - 카메라, IMU, LiDAR 等を 바탕으로 Fab 에서 로봇의 위치 추정 및 주행을 정밀하게 하는 SLAM <p>⑤ Continuum Robot Platform</p> <ul style="list-style-type: none"> - 실험 자동화 시스템 예) 합성, Formulation, 평가, 분석, 박막 공정 - 설비 內 협소 공간 움직임을 위한 고강성/소형/구동 메커니즘 및 장애물 회피를 위한, Path Planning 및 Configuration 교시 <p>⑥ FAB 현장 자동화</p> <ul style="list-style-type: none"> - 다양한 형태의 로봇(Humanoid, AMR, AMMR)에 Physical AI 기술을 접목하여 부품 운반, 조립, 유지보수 현장 점검 등 생산 공정을 자동화하고 센서와 실시간 분석을 통해 생산 불량률을 감소, 생산성을 향상시킴 <p>⑦ 부품 물류 창고 자동화</p> <ul style="list-style-type: none"> - Humanoid 활용한 설비 유지보수에 필요한 부품 입고 자동화 실시간 운영 자동화를 작업 시간을 최적화 인력 의존도를 낮추고, 빠르고 정확한 물류 처리를 통해 운영 비용 절감 및 생산성 향상

13.6 로봇 부품 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 휴머노이드 로봇용 고정밀 비전 시스템 - 차세대 무인 정찰/산업용 드론 비전 시스템 - 휴머노이드 로봇에 사용되는 자동 초점 카메라 - 고속 동작, 고온 환경에서도 초점을 유지하는 휴머노이드 로봇의 영상 획득 장치
세부사례	<ul style="list-style-type: none"> ① 공간 한계 극복을 위한 구동 설계 기술 <ul style="list-style-type: none"> - 초소형 폼팩터 내 고출력 구동 설계 기술 - 거동 예측 시뮬레이션 기반의 공간 최적화 기구 설계 - 내진동/고강성 모듈 구조 및 신뢰성 설계 기술 ② 에너지 효율화를 위한 초정밀/저전력 구동 기술 <ul style="list-style-type: none"> - 자가 유지형(Self-Locking) 저전력 구동 기술 - 고효율/저전력 구동 회로(Driver IC) 설계 기술 - 초정밀 위치 보정 및 실시간 고응답 SW 제어 기술 ③ 경제성 확보를 위한 차세대 구동 소재 기술 <ul style="list-style-type: none"> - 희토류 배제형 고효율 구동 소재 개발 - 부품 단순화 및 저비용 제조 기술 ④ 휴머노이드 로봇이 과격하게 움직이는 동안에도 자동 초점을 유지하는 AF 카메라 기술 <ul style="list-style-type: none"> - High G 하에서 렌즈 위치 제어 가능한 actuator 구조 - 외력의 영향을 상쇄시키는 VCM feedback 제어기술 ⑤ 고온에서 초점 유지하며 왜곡 없는 영상을 획득하기 위한 actuator 기술 <ul style="list-style-type: none"> - 신소재, 내열구조 적용, actuator 고온 제어 기술

14. 헬스 솔루션

14.1 디지털 바이오마커 기반 헬스케어 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신규 디지털 바이오마커 발굴 - 건강 상태 실시간 모니터링 솔루션 - 인체 동역학 월드 모델링 및 사전 질병 예측 - 디지털 바이오마커 기반 적시 적응형 중재 (Just in time adaptive intervention) - 만성 질환 관리 디지털 플랫폼 - 생리활성 근거 기반 디지털치료제 - 의료·임상지원 AI
세부사례	<ol style="list-style-type: none"> ① 천식 및 호흡기 감염 진단 및 악화 예측을 위한 Vocal Biomarker 기반의 분석 시스템 ② Keystroke Dynamic 을 활용한 신경 정신 질환의 조기 진단 또는 관련 증상 모니터링 솔루션 ③ 웨어러블 기기에서 수집되는 신체 물리 신호를 바탕으로 인체의 생리적 동역학을 잠재 공간에서 실시간 표상/예측, 인체 내부 장기의 시뮬레이션 기술과 결합해 뇌·심혈관 질환 등 병리학적 징후 조기 진단 ④ 웨어러블 디바이스 기반의 적시 적응형 기술로 외상 후 스트레스 장애(PTSD)로 인한 악몽의 개선 ⑤ 의약품 처방, 복약 지도, 의료기기, 운동·식단 관리 등 복합적인 의료 관리 서비스 제공

구분	주요 내용
	<p>⑥ 바이오마커, 웨어러블 데이터를 AI 로 분석하여 개인별 최적의 영양소와 보충제를 설계하는 기술</p> <p>⑦ ADHD, 불면증 등 신경정신질환 치료를 위한 다중 생체신호 통합 기반 적응형 디지털치료제</p> <p>⑧ 환자의 멀티모달 데이터를 기반으로 예후를 예측하고 의사의 임상 의사결정을 지원</p>

14.2 홈 헬스케어 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 스마트홈 데이터 기반 건강 증진 솔루션 - 스마트홈 · 헬스 · 펫케어 연동 실시간 상황인식/예측 서비스
세부사례	<ul style="list-style-type: none"> ① Personal/Home Digital Twin 기반 삶의 질 증진 기술 ② 넘어짐과 움직임 모니터링하기 위한 새로운 가정 안전 메커니즘과 서비스 기능 ③ Smart Home 기기 및 웨어러블 디바이스 기반의 약 복용 알림, 건강 상태 추적, 운동 및 식이 행동 관리 서비스 ④ 수면의 질 및 활력 징후를 모니터링하는 스마트 베드 시스템 ⑤ 환자의 자가 관리 역량 강화를 위한 코칭 솔루션 ⑥ 집안 환경에서 vigorous intermittent lifestyle physical activity(VIPLA)를 유도하고 정량화 할 수 있는 중재 시스템

14.3 비침습 능력 증강 및 인터페이스 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 인간 신체/인지 능력의 감소를 보완, 대체 및 환경의 변화에 적응하기 위한 신체 강화 - 인간 스스로에 대한 이해 및 주변(인간 및 사물)과의 상호 작용 향상을 위해 인간이 타고난 인지/사회적 한계 극복
세부사례	<ul style="list-style-type: none"> ① 인체 부착형 (attachable) 오감 및 신체 활동 보조/강화 기술: 인공렌즈, 초박막 스마트 피부 (Smart skin), 근력 증강 의복 (Muscle-enhancing Garments), 시각 보조 장치 (Visual Augmentation), 청각 증폭 시스템 (Auditory Enhancement) 등 ② 주변 환경을 스스로 이해하고 (주변 생물/무생물의 행동을 스스로 학습), 변화하는 환경에 적응하는 super AI 기술 ③ 사용자의 의도를 예측하고 선제적으로 대응하는 알고리즘, 인간의 지식을 확장하고 필요한 정보를 즉시 제공하는 AI 기반 두뇌 확장 S/W 기술

14.4 의료 AI 를 위한 인체 디지털 팬텀 플랫폼 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 환자 스캔 없이 대량의 합성데이터를 생성하여 실제 환자 데이터 수집에 소요되는 시간을 줄이고 신속한 데이터 확보 - 표준화된 데이터 포맷을 제공하는 디지털 팬텀 플랫폼을 구축하여 다양한 의료 장비와 호환 가능 - 다양한 병리적 상태를 포함한 대규모 데이터 셋을 생성하여 의료 AI 학습 데이터 생성/수집에 필요한 시간적 제한을 해결 - 특정 연령대, 성별, 병리적 상태 등 편향된 데이터를 보완하여 AI 모델의 신뢰도 증가 - 환자 데이터를 사용하지 않아 승인 절차 간소화 및 법적 리스크 감소
세부사례	<p>① AI 모델의 성능 강화를 위한 초음파 물리 모델 기반 디지털 팬텀(영상의학과向 SW, 산부인과向 태아 및 여성 SW 등) 기술</p> <ul style="list-style-type: none"> - 희귀 병변에 대한 3D 가상디 데이터 생성하여 AI 를 학습하고 진단 정확도를 향상하는 기술 - 태아의 다양한 주수와 이상상태(예:심장기형)를 시뮬레이션 하여, AI 모델의 태아 질환을 학습하도록 하는 기술 - 인체 장기의 희귀 종양을 반영한 합성 초음파 데이터를 생성하여 데이터 부족으로 인한 편향 문제를 해결하고 종양 탐지 성능을 개선하는 기술 <p>② 다양한 해부학적 구조와 조직 특성을 반영한 Synthetic 초음파 데이터 생성 기술</p> <ul style="list-style-type: none"> - 인체내 가상 조직(근육, 지방, 혈관 등)의 음향 특성을 반영한 데이터를 생성하고 인체 조직 별 음향 전파 속도를 예측할 수 있는 예측 모델 로 영상 진단 정확성 향상 - 비선형 음향 해석을 통한 영상 성능 예측 모델 개발 기술

15. 차세대 유전자/단백질 치료제

15.1 바이러스 벡터 기반 차세대 유전자 치료 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 면역원성 최소화 immune-evasive AAV 벡터 설계 기술 - Dual/split AAV 기반 대용량·다중 유전자 전달 기술 - 조직 특이적 promoter 기반 유전자 발현 제어 기술 - AAV 유전자치료제 생산 플랫폼 고도화(생산성/품질)를 통한 생산비용 절감 - AI/ML 기반 타겟 장기 특이적 AAV capsid engineering 향상 - Accessory protein variants 개발을 통한 AAV 생산성 향상
세부사례	<p>① Immune-evasive AAV vector 설계 기술</p> <ul style="list-style-type: none"> - 반복 투여 시 중화항체 영향을 최소화하기 위한 면역원성 최소화 AAV capsid 설계 및 최적화 기술 - Capsid 표면 epitope 변형을 통한 면역 반응 저감 및 체내 지속성 향상 기술 - 기존 혈청형 대비 면역 회피 특성이 강화된 차세대 AAV 벡터 설계 플랫폼 <p>② Dual/split AAV 기반 대용량·다중 유전자 전달 기술</p> <ul style="list-style-type: none"> - AAV 내 유전자 크기 제한을 극복하기 위한 dual/split AAV 벡터 설계 기술 - Trans-splicing, recombination 기반 대형 유전자 재구성 및 발현 최적화 기술

구분	주요 내용
	<ul style="list-style-type: none"> - 복합 치료 적용을 위한 다중 유전자 동시 전달 및 발현 제어 AAV 시스템 ③ 조직 특이적 promoter 기반 유전자 발현 on/off 제어 기술 <ul style="list-style-type: none"> - 표적 장기·세포 특이성 확보 위한 tissue-specific promoter 발굴 및 설계 기술 - Off-target 발현을 최소화하는 유전자 발현 on/off 조절 메커니즘 개발 - 치료 안전성 및 효능 향상을 위한 regulatory element 기반 발현 정밀 제어 기술 ④ AAV 바이러스 생산 벡터 <ul style="list-style-type: none"> - 高 생산성, 高 품질(배양 직후 %Full capsid 비율 95% 이상) 向 벡터 최적화 기술 - 벡터 디자인, 조합, 유도형 on/off 유전자 발현 조절 기술 - AAV 내 삽입 유전자 (GOI) 크기 제한을 대폭 높이는(>> 4.5kb) 벡터 엔지니어링 기술 ⑤ AAV 바이러스 생산 세포주 <ul style="list-style-type: none"> - 생산 스케일(200 - 5000 L)에서 안정성과 高 생산성, 高 품질 확보가 가능한 부유형 생산 세포주 개발 및 특성 분석 기술 - 高 생산성/高 품질 벡터와 조합이 최적화된 세포주

구분	주요 내용
	<ul style="list-style-type: none"> - 제품 특이적 생산 세포주(single clone) 제작을 위한 기술로, 효과적인 on/off 기능(생산 전 rep/helper 유전자 발현 off) 보유 생산 세포주 시스템 - 위치 특이적 삽입 및 single clone 선별 기술(자동화 clone 선별 기술 포함) <p>⑥ AI/ML 기반 타겟장기 특이적 AAV capsid 분석기술</p> <ul style="list-style-type: none"> - 타겟 장기 특이적 AAV capsid library screening 시스템 - AAV capsid variants 의 packaging 적합성 및 효율성 평가 기술 - ML 기반의 검증 수행 자동화 기술 - AI/ML 기반 신규 유전자 발현 조절 요소(miRNA 등) 개발 <p>⑦ Accessory protein variants 구축 및 AAV 생산성 향상 시스템 기술</p> <ul style="list-style-type: none"> - 다양한 accessory protein variants 와 AAV titer 간의 상관관계 Ex) Membrane-associated accessory protein (MMAP) - 새로운 Mutagenesis 기술 및 NGS 기술로 accessory protein variants 개발 및 AAV titer 생산성 향상

15.2 기존 바이러스 유전자 치료제의 한계를 극복할 수 있는 기술

구분	주요 내용
활용분야	<p>- 기존 유전자 치료제들이 갖고 있는 안전성, 생산성, 효능, 공정 기술의 한계를 극복할 수 있는 차세대 기술</p>
세부사례	<ul style="list-style-type: none"> ① 숙주 세포 염색체에 삽입되지 않으면서 치료 유전자를 장기간 (가능하면 영구적으로) 발현할 수 있는 기술 ② 現 transfection process 의 한계를 극복할 수 있는 AAV 用 producer cell line 제조 및 안정적 유지 기술(생산성 및 quality) ③ 현재의 낮은 intact AAV 발현율을 증가시킬 수 있는 신규 공정 기술(배양 직후 %Full capsid 비율 95% 이상) ④ 타겟 장기 특이적이며, 낮은 dose 에서 장기적 효과를 기대할 수 있는 차세대 유전자 치료제 기술 ⑤ CRISPR/gRNA 등 다양한 유전자 편집 기반 유전자 치료제를 특정 조직 및 세포 내부로 효과적으로 전달할 수 있는 non-viral delivery 기술

15.3 비-화학접합형 active targeting 유전자 전달체 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - ASO, CRISPR/sgRNA, mRNA 등 다양한 유전자 치료제를 체내의 표적 장기로 효율적으로 전달할 수 있는 능동 표적 전달체 개발 - 기존 NHS-ester, maleimide-thiol 등과 같은 chemical conjugation 방식 대비 공정상 이점을 가져 생산 시간 및 비용 절감이 가능한 시스템 개발
세부사례	<p>① 비-화학접합형 Active targeting 전달체 개발</p> <ul style="list-style-type: none"> - Antibody 나 peptide 와 같은 targeting moiety 를 비화학접합 방식으로 유전자 전달체 표면에 도입하는 기술 - 생산 공정이 복잡하지 않고, 수율 및 순도가 높아 공정을 단순화하고 원가를 획기적으로 절감할 수 있는 기술 - 기존 화학결합 방식의 moiety 도입과 대비하여 결합력/표적능 등의 지표에서 동등 이상의 효능을 보이는 기술 - 기존 특허 등을 침해하지 않는 새로운 방식의 LNP 표면 개질 기술 - Antibody/peptide 의 종류와 관계없이 광범위한 적용이 가능한 기술 (개별 항체/펩타이드 개질을 통한 방식은 지양)

구분	주요 내용
	<ul style="list-style-type: none"> - 기존 LNP 의 물성 (탑재율 等)이 크게 변하지 않으면서, 높은 생분해성과 생적합성 등의 안정성을 만족할 것으로 기대되는 기술 <p>② 단입자 분석법 개발</p> <ul style="list-style-type: none"> - 단입자 수준에서의 QC 를 위해 높은 resolution 의 분석 기술 - 단입자 수준에서의 항체/펩타이드 표면 도입율, 입자 구조 등을 분석할 수 있는 기술 - 새로운 특수 장비 등의 도입 없이, 기존 분석 시스템을 활용할 수 있는 새로운 방식의 분석 기술

15.4 차세대 ADC(Antibody-Drug Conjugate) 및 신규 payload 플랫폼

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 종양 특이적 환경에서만 작용하는 항체 개발 - 접합 및 정제 용이한 접합 방법의 산업계 적용 - 기존 독성이 강한 ADC 독소의 한계를 극복하기 위한 기술로, 특정 환경에서만 ADC 가 활성화되도록 하는 차세대 링커-독소 기술 - 기존 ADC 에 사용 중인 payload 와 차별화된 작용기전으로 내성 극복 및 항암 효능 증대 가능한 payload 개발 - 기존 payload 는 비특이적인 세포사멸 기반의 작용기전으로 off-target 독성 개선 및 치료 기전의 다양화向 신규 payload 개발 - 치료 및 진단용 방사성 의약품 개발 및 생산에 필요한 기술
세부사례	<ol style="list-style-type: none"> ① 항체 Masking 기술 통해, 종양 특이적 환경에서만 작용하는 항체 개발 기술(On-target toxicity 감소向) ② 위치 특이적 접합기술 <ul style="list-style-type: none"> - 비용/시간 절감 가능, 高 생산성 접합기술 - Dual payload 구현가능한 위치 특이 접합/링커 기술 ③ 표적하는 세포 내/외에서만 ADC가 활성을 가질 수 있도록 하는 링커/독소/링커-독소 기술 ④ 상업화된 링커/독소 比 생산 비용이 높지 않을 것 ⑤ 다중 작용기전 payload <ul style="list-style-type: none"> - Dual-payload ADC 적용가능한 신규 혹은 다중 작용기전 payload 발굴

구분	주요 내용
	<p>⑥ Cytotoxic prodrug</p> <ul style="list-style-type: none"> - 암세포 비특이적인 payload 세포 독성 저감 가능한 prodrug 형태의 신규 payload 개발 <p>⑦ Targeted protein degrader (TPD)</p> <ul style="list-style-type: none"> - 특정 질병 단백질을 특이적으로 분해하는 작용기전으로 약물 부작용 개선 및 치료용 타겟 다양성 제고 <p>⑧ Immunogenic cell death(ICD) payload</p> <ul style="list-style-type: none"> - 세포사멸 시, 항암 면역원성을 증대시키는 작용 기전으로 면역항암제와 병용투여를 통한 항암 효능 제고 <p>⑨ Immune stimulator</p> <ul style="list-style-type: none"> - 종양 미세환경 内の 면역세포의 활성을 높임으로써 항암 효능을 제고하는 작용기전의 payload <p>⑩ Non-oncology payload</p> <ul style="list-style-type: none"> - 항암 外 질병 치료를 위한 약물로서 ADC 에 적용가능한 신규 payload <p>⑪ 저분자, 펩타이드, 항체 등 표적백터를 이용한 방사성 의약품</p> <ul style="list-style-type: none"> - 신규 방사성 의약품 및 생산 기술 - off-the-shelf 가능한 방사성 의약품 기술

15.5 다중항체 개발 플랫폼

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 암세포 특이적 환경에 의해 기능을 갖는 약물로써, 효력 향상과 독성 감소 약물 개발에 활용 - 임상 적용 시, 치료용량 범위 확장 - 이중 항체에 cytokine fusion 및 recombinant protein 에 Fc fusion 하여 선택적 전달 및 효능 극대화 - 이중 항체에 다양한 payload 접합 통해, 기존 ADC 의 종양 선택성 및 효능 향상된 BsADC 개발에 활용 - T 세포, 암세포 및 면역조절 인자를 동시에 타겟팅 하는 차세대 면역항암제로 활용 - 염증성 사이토카인과 면역세포 수용체를 다중으로 조절하여 치료효과 극대화 및 부작용 최소화 - BBB(blood brain barrier) shuttle + 질병타겟 + half-life extension 기능을 통합한 뇌신경질환 치료제로 활용
세부사례	<ol style="list-style-type: none"> ① 특정환경에서만 활성 가지는 이중 항체 개발 ② Cytokine 탑재 이중항체 <ul style="list-style-type: none"> - 고형암 타겟을 갖는 이중항체에 독성 문제를 극복한 engineered IL-2 와 같은 cytokine 탑재 기술 ③ Payload 탑재 이중항체 <ul style="list-style-type: none"> - 종양 미세환경 변화로 인해 저하된 효능 개선 向 payload 접합 이중항체 기술(BsADCs)

구분	주요 내용
	<p>④ Fc-fusion protein</p> <ul style="list-style-type: none"> - Recombinant protein 에 Fc 를 fusion 하여 half-life 증대 기술 <p>⑤ CD3(T cell) x Tumor antigen x Immune checkpoint</p> <ul style="list-style-type: none"> - T cell engager + 면역억제 저해를 동시 구현해 고형암 microenvironment 극복 전략 <p>⑥ 염증성 사이토카인(e.g, IL-17, TNF-A, IL-23, IL-6 등) 삼중항체 개발</p> <ul style="list-style-type: none"> - 염증 네트워크 동시차단하는 차세대 자가면역 치료 전략 <p>⑦ Brain endothelial cell target (shuttle) x CNS target x Albumin binding</p> <ul style="list-style-type: none"> - BBB 투과와 표적치료 및 반감기 연장 통합 플랫폼 전략

15.6 Universal Programmable Modular 항체 플랫폼

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Programmable modular antibody platform 은 항체의 구조를 레고 블록처럼 특정 기능의 module 로 나누어 이를 필요에 따라 재조합하는 plug-and-play platform 기술을 의미 - 기능별로 범용 scaffold 를 구축해, 하나의 모듈만 바뀌어도 생산 공정을 그대로 사용하는 표준화 가능하며, 세포주 및 공정 개발 절차를 간소화하여 개발 시간 단축 가능 - 하나의 생산라인에서 모듈 별 scaffold 를 제조하고, 필요에 따라 결합을 만드는 형태로 생산 효율성을 높이고, QC 및 재고 관리가 용이함
세부사례	<p>① Universal scaffold engineering 및 library 구축</p> <ul style="list-style-type: none"> - 항원과 상관없이, 구조적 안정성, 제조 가능성, PK 유지, effector 기능 등을 강화한 최적화 scaffold module 개발 - Target binding module library (scFv, nanobody, Fab), effector module library (Fc variants, immune cell engager module, cytokine module), half-life control module (FcRn optimized module, albumin binding module) 각 기능별 scaffold 의 library 구축 <p>② Modular interface engineering 개발</p> <ul style="list-style-type: none"> - 서로 다른 scaffold module 이 KiH 또는 링커 기술을 통해 정해진 위치에 정확히 결합되도록 설계하여 생산 수율

구분	주요 내용
	<p>극대화 및 multi-specific targeting 이 가능해짐(long-half life, high-penetration 등)</p> <p>③ AI-based antibody engineering 개발</p> <ul style="list-style-type: none"> - 구조적 안정성 시뮬레이션, 면역원성 예측, 바인딩 최적화 등을 고려한 최적의 scaffold module 구성을 예측하는 기술 개발로, 높은 생산 수율과 독성이 없는 최적의 후보 선별 가능

15.7 AI/ML 기반 항체 디스커버리 및 최적화 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 항체 후보물질 스크리닝 및 최적화 작업은 노동집약적이고 많은 시간이 소요되는 분야로서 AI/ML 기술을 적용하여 신속하고 효율적으로 우수한 후보물질을 확보하는 기술 - 효력 우수, 독성 감소, 교차 반응성 항체 약물 발굴 - 우수 약물 항체 발굴 기간 및 비용 감축 - ADC 치료제 개발 시 표적단백질 및 적응증에 적합한 linker-payload 선정을 AI 로 가능하게 해 신약 개발 시간/비용 단축 - 방대한 임상 데이터를 활용하여 내성 극복 방안 도출
세부사례	<ul style="list-style-type: none"> ① De-novo 항체 설계 기술 <ul style="list-style-type: none"> - 기존 항체 개발 방법으로 획득이 어려운 타겟을 대상으로(Low immunogenicity, Toxic antigen 등) AI/ML 기술 기반으로 신규 항체 서열 도출 ② 항체 최적화 개량 기술 <ul style="list-style-type: none"> - AI/ML 기반 마우스 항체 인간화, 항체 활성 조절 및 항체 물성/안정성 개선 기술 등 - 항체 결합 기전에 pH 의존성 부여하거나 세포내 전달 (internalization) 효율 향상 등 항체 특성을 개선하는 AI/ML 기반 기술 ③ 재조합 단백질 디자인 기술을 통한 우수 항체 발굴 ④ High throughput 선별 기능을 통한 항체 발굴

구분	주요 내용
	<p>⑤ AI 기반 모델 활용하여 항체-링커-페이로드 간의 최적 조합 예측</p> <ul style="list-style-type: none"> - AI 기반 적응증에 가장 효과적인 링커-페이로드 선별 - AI 기반 항체와 링커-페이로드 접합체 모델 시뮬레이션으로 안정성 높은 물질 도출 - 동물 실험 수준의 효능 평가 결과 및 안정성 데이터 필요 <p>⑥ 내성 극복 방안 도출</p> <ul style="list-style-type: none"> - 방대한 임상 데이터 및 발표 데이터 기반 내성 발생 기전에 기반한 극복 방안 도출 - 내성 극복 가능한 페이로드 조합 도출 - 동물실험 수준의 효능평가 결과 및 안정성 데이터 필요

15.8 신약 개발 Digital Twin 모델 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신약 개발 단계별로 적합한 Digital Twin (DT) 모델을 구축하여 적용함으로써 신약 개발 시간/비용 단축 - 특히 방대한 바이오 메디컬 데이터와 AI/ML 기술 적용으로 DT 모델 예측력 제고
세부사례	<ul style="list-style-type: none"> ① Drug discovery 및 전임상 평가 <ul style="list-style-type: none"> - AI 기반 DT 모델 활용하여 Omics 데이터와 임상 데이터를 통합 분석하여 새로운 타겟 발굴 - 세포 수준 ~ 동물 모델 수준 별 DT 모델 구축하여 후보 약물의 반응성 및 독성 평가 ② 정밀의학 및 임상시험 설계 최적화 <ul style="list-style-type: none"> - 환자의 생리적 기능, 특정 장기, 혹은 전체적인 건강 상태를 바탕으로 가상 모델인 Digital Patient Twin (DPT) 구축 - DPT 모델과 Multi-Omics 데이터 기반으로 최적 치료 전략 도출 - DPT 모델 기반 in silico clinical trial 을 통해 환자의 약물 반응 시뮬레이션 결과로 실제 임상시험 설계 최적화

16. 차세대 노화 치료 및 진단 기술

16.1 차세대 모달리티 및 신규 표적 기반의 정밀 노화 제어 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대치료 모달리티 및 신규 표적 기반의 정밀 노화 제어 기술 개발 - 멀티오믹스 및 기능유전체학 기반의 핵심 노화 조절 인자 발굴과 표적 검증 기술 개발 - 조직 및 세포 유형별 노화 특성을 반영한 선택적 개입 및 정밀 표적화 기술 개발 - 노화 세포 내/외 신호와 미세환경 변화를 정밀 제어하는 항노화 플랫폼 구축 - 기존 항노화 개입의 한계를 극복하기 위한 병합 치료 및 고도화된 전달 기술 개발
세부사례	<ol style="list-style-type: none"> ① 핵산, 유전자, 단백질 및 저분자 기반의 다양한 치료 모달리티를 활용한 노화 조절 표적 제어 기술 개발 ② 핵산 기반 유전자 조절 기술, 화합물 라이브러리, CRISPR 기반 스크리닝 등을 활용한 신규 노화 조절 표적의 발굴 및 검증 기술 ③ 조직 및 세포 유형별 노화 프로그램의 차이를 반영, 선택적 약효를 유도하는 정밀 표적화 기술 ④ 노화 세포 특이적 신호, 대사 상태, 미세환경 변화를 감지하여 약물 활성 시점을 제어하는 스마트 스위치형 전달 플랫폼 ⑤ 조직 손상 및 만성 염증을 유발하는 인자를 선택적으로 차단하는 정밀 노화 제어 기술 ⑥ 기존 노화 세포 제거 또는 억제 기술의 저항성 및 회피 기전을 규명하고, 이를 극복하기 위한 다중 표적 병합 치료 전략 개발

16.2 핵심 노화 조절 축 및 시스템 역노화 기반의 기능 복원 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 핵심 노화 조절 기전의 통합적 제어를 통한 기능 복원 기술 개발 - 전신 수준의 역노화 기전 규명 및 생체 항상성 회복 기술 개발 - 노화된 조직 미세환경 및 재생능 저하의 기능적 복원 플랫폼 구축 - 장기 간 상호작용 기반의 노화 전파 제어 및 전신 개입 기술 개발 - 고령 개체의 방어·회복 능력 향상을 위한 통합적 기능 복원 전략 수립
세부사례	<ol style="list-style-type: none"> ① 대사 조절, 단백질 항상성, 미토콘드리아 기능, RNA 항상성, 후성유전 변화, 면역노화 등 핵심 노화 조절 축을 표적하는 정밀 개입 기술 개발 ② 주요 대사 및 단백질 합성 조절 축의 선택적 조절을 통해 노화 세포 및 조직의 항상성과 적응력을 회복하는 기술 ③ 후성유전 정보 변화, 소기관 기능 저하, 세포외기질 리모델링을 조절하여 노화 조직의 기능을 회복하는 플랫폼 구축 ④ 줄기세포 및 염증성 미세환경, 조직 재생 경로를 조절하여 노화 조직의 기능적 재생을 유도하는 기술 ⑤ 호르몬, 대사체, 분비 단백질, 세포외 소포체 등 전신성 매개체 기반의 장기 간 노화 신호 전달 기전을 규명하고 이를 차단하거나 역전하는 기술 ⑥ 노화에 따라 저하된 면역 반응성 및 회복력을 재설정하여 감염, 조직 손상, 만성 염증에 대한 방어 능력을 향상시키는 기술

16.3 AI 및 생체 모사 기반 노화 분석 및 예측 플랫폼 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 인공지능 기반의 노화 진행 분석 및 반응 예측 플랫폼 개발 - 다중 생체정보 통합 기반의 디지털 노화 모델 및 개입 최적화 기술 개발 - 생체 모사 시스템 기반의 인체 유사 노화 재현 및 검증 및 예측 플랫폼 구축 - 노화 개입의 효능과 안전성을 정밀 평가하는 전임상 검증 체계 개발 - 복합 개입 조건의 자동화 탐색 및 고처리량 분석 기술 개발
세부사례	<ol style="list-style-type: none"> ① AI 기반 노화 네트워크 해석을 통해 세포 및 조직 간 상호작용에 따른 노화 진행 경로와 최적 개입 시점을 예측하는 기술 ② 멀티오믹스, 디지털 표현형, 영상, 웨어러블 생체신호를 통합하여 biological age 및 기능 저하를 정량 예측하는 모델 ③ 3차원 오가노이드, organ-on-a-chip, multi-organ chip 등 생체 모사 플랫폼을 활용하여 노화 조직 환경에서의 유효성 및 반응 이질성을 검증하는 시스템 ④ 단일세포 및 시공간 데이터 기반으로 역노화 유도 전후의 기능 변화, 세포 상태 전이, 반응 지속성을 자동 분석 및 예측하는 플랫폼 ⑤ 머신러닝 기반으로 물리 자극, 약물, 유전자 개입 등 다양한 복합 조건을 최적화하고 개인별 반응성을 예측하는 자동화 탐색 기술

16.4 정밀 노화 진단 및 맞춤형 바이오마커 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 개인별 노화 진행 양상의 정량 분석 및 조기 이상 탐지 기술 개발 - 장기 및 조직 수준의 노화 상태 평가를 위한 정량 진단 기술 개발 - 최소침습·비침습 기반의 정밀 노화 진단 플랫폼 개발 - 고령 개체의 기능 저하 및 질환 이행 위험도 조기 선별 기술 개발 - 맞춤형 개입 전략 수립을 위한 바이오마커 및 진단-치료 연계 기술 개발
세부사례	<ol style="list-style-type: none"> ① 다층 오믹스 및 장기 추적 데이터를 융합하여 개인별 노화 궤적과 기능 저하 전환점을 도출하는 알고리즘 개발 ② 장기별 노화 점수, 생물학적 연령 및 장기 간 노화 격차를 산출하여 취약 조직을 조기에 식별하는 정밀 진단 기술 ③ 혈액, 소변, 타액, 영상, 디지털 표현형 등 다양한 데이터를 활용한 최소침습·비침습 노화 진단 패널 및 바이오마커 개발 ④ 면역노화, 만성 염증, 퇴행성 변화 및 치료 반응성을 평가하여 건강수명과 질환 이행 위험도를 예측하는 기술 ⑤ 개인의 노화 유형을 대사 중심형, 염증 중심형, 세포 노화 중심형 등으로 분류하고 이에 따른 맞춤 개입 전략을 도출하는 환자층화 기술

16.5 퇴행성 뇌질환 정밀 제어 및 조기 진단 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 노화 연관 퇴행성 뇌질환의 병태기전 정밀 제어 기술 개발 - 중추신경계 표적 치료를 위한 고효율 약물 전달 기술 개발 - 신경세포 및 뇌 미세환경의 기능 복원을 위한 치료 전략 개발 - 퇴행성 뇌질환의 조기 이상 탐지 및 진행 예측 기술 개발 - 환자 특성 기반의 맞춤형 진단 및 개입 기술 개발
세부사례	<ol style="list-style-type: none"> ① 다양한 기능성 전달체 및 생체 유래 플랫폼을 활용하여 혈액-뇌 장벽 투과 효율과 뇌 내 표적 선택성을 향상시키는 약물 전달 기술 ② 병원성 단백질의 비정상적 축적, 응집, 전파를 선택적으로 제어하여 신경망 손상을 억제하는 정밀 제어 기술 ③ 자가포식 저하, 미토콘드리아 기능 이상, 신경염증 등 노화 연관 병태 변화를 조절하여 신경세포 및 교세포의 기능 저하를 완화하는 기술 ④ 시냅스 감소성 저하, 신경회로 불안정성, 신경 재생 저하를 회복하여 뇌질환 환자의 인지 및 운동 기능 개선을 유도하는 기능 복원 기술 ⑤ 인지 기능, 영상, 체액 바이오마커, 디지털 행동지표 등을 통합 분석하여 퇴행성 뇌질환의 발병 위험과 진행 양상을 조기에 예측하는 기술

17. 바이오 공정/플랫폼 기술

17.1 합성생물학 기반 탄소 전환 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 생물학적 시스템과 생명체를 재설계해 기존의 방식보다 탄소배출이 낮은 친환경 생산 공정 구축 - 지속가능한 기술 기반 산업으로의 전환 및 자원순환 생태계 구축을 위한 핵심 기술 - 바이오 파운드리 분야로 확장 가능한 차세대 핵심 요소 기술
세부사례	<p>① 유전자 조작 기술</p> <ul style="list-style-type: none"> - 세포 내 유전체로 외부 유전자 도입 및 제거를 위해 기존 방식보다 효율 및 속도가 개선된 차세대 유전자 조작 시스템 개발 <p>② 유전자 회로 설계 기술</p> <ul style="list-style-type: none"> - 세포 내 환경 변화에 따라 유전자 발현 및 효소 활성을 최적 제어하기 위한 유전자 회로(Genetic circuit) 개발 <p>③ 대사 회로 Modeling 기술</p> <ul style="list-style-type: none"> - 세포 내 화학 반응 네트워크를 수학적 모델로 재구성하고 목적 물질의 생산을 위한 최적 대사회로 예측 및 설계 - 시간에 따른 대사 흐름 변화를 시뮬레이션하여 환경 변화나 발효 공정 중의 세포 상태를 정밀 예측할 수 있는 모델 개발(Dynamic modeling)

④ 효소 개량 기술

- 효소 3차 구조 기반 효소 촉매 활성화, 안정성, 기질 및 Co-factor 특이성 등을 개량
- 효소 반응속도 (Kinetics) 예측 모델 개발

⑤ AI 기반 대사회로 재설계 기술

- 다량의 Omics 분석 데이터를 분석해 핵심 대사 반응을 규명하고, 원하는 물질 생산을 위한 최적의 효소 조합과 대사 Flux 를 재설계

17.2 Bio Vertical Superintelligence 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - Root cause analysis 및 bio 제조에서 전반적으로 활용 가능한 vertical AI model (foundational model or fine-tuned for bio manufacturing)
세부사례	<ul style="list-style-type: none"> ① BioGPT등 생물학 논문 및 자료를 위주로 학습한 모델들이 존재하나, curated 되고 ontology가 충분히 적용된 모델이 오픈 모델로 존재하고 있지 않음 ② Lila Science는 생물학적 질문을 던졌을 때, 실험 디자인 → 자동화 장비 통한 실험 (validation) 및 데이터분석의 loop → 결과 해석을 지원하는 Bio Vertical AI 모델 기반 Agent 선도 중 ③ Bio 제조 공정-specific한 학습이 된 Model <ul style="list-style-type: none"> - 업무 플랫폼(ChatGPT, Claude Cowork)에 LLM을 대신하여 활용 가능한 형태 ④ Bio Manufacturing에서의 PFS(Pre-filled Syringe)등의 이물검사 등, Bio-vertical Vision AI 기술

17.3 차세대 공정 플랫폼 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 다양한 신규 modality 를 갖는 바이오 의약품 제조 공정의 기술 한계를 규명하고, 이를 해결할 수 있는 새로운 방법과 기술 - GLP-1 등 30 개 이상의 amino acid 로 구성된 길이가 긴 peptide 를 대규모로 효율적으로 생산할 수 있는 기술 - 최종 의약품의 품질 및 생산성이 획기적으로 향상된 차세대 공정 개발 - 수천~수만 개의 유전자를 동시에 조작해 phenotype 변화를 이끌어 원하는 기능을 가진(특정 기능 강화 혹은 저하 혹은 신기능 부여 等) 세포/균주 제작에 사용 - 기타 대체/배양육 및 바이오 파운드리 관련 차세대 요소 기술
세부사례	<p>① 다양한 신규 modality 를 갖는 바이오 의약품 생산의 한계를 극복하거나 생산성을 향상시킬 수 있는 세포주/배양/정제 공정 개발</p> <ul style="list-style-type: none"> - Bi-specific 항체 포함 multi-specific 항체 및 multitargeted fusion protein 발현 및 생산 공정 기술 개발 - 신규 linker-payload 기술 개발 및 ADC 항체 생산 공정 기술 개발 <p>② 펩타이드 합성 공정 효율화 기술</p> <ul style="list-style-type: none"> - 기존 solid phase peptide synthesis 한계 (production yield, scalability 및 purity 등)극복 기술 - Ton 단위 peptide 생산 시 요구되는 대량 유기 용매의 사용량을 급격히 줄일 수 있는 기술 - liquid phase peptide synthesis 에서 긴 펩타이드 (amino acid 30 개 이상)를 linear 방식으로 합성할 수 있는 기술

구분	주요 내용
	<ul style="list-style-type: none"> - Non-natural amino acid 혹은 modified amino acid 의 효율적인 incorporation 이 가능한 기술 ③ 기계학습(ML) 및 인공지능(AI) <ul style="list-style-type: none"> - ML/AI 를 활용한 바이오 의약품 제조 공정 기술 개발 - ML/AI 를 활용한 항체 및 의약 단백질의 당화 품질 조절, variant 생성방지 기술 개발 ④ 연속 생산 공정 상용화 기술 개발 <ul style="list-style-type: none"> - MCC (multi-column chromatography) 기술 적용한 연속 정제 공정 개발 - 여러 단위 공정 연결 기술 개발 ⑤ Manufacturing-compatible expression system 구축 <ul style="list-style-type: none"> - CHO expression system 최적화 (stable cell line with high titer), developability 스크리닝 (aggregation, solubility, stability), purification platform 기술 개발 ⑥ 합성생물학을 활용한 새로운 세포/균주 제작 <ul style="list-style-type: none"> - 바이오 플라스틱(예, PHA)을 高효율로 생산하는 미생물/세포 개발 - 대사 네트워크 전체 유전자를 조작해 특정 물질 생산의 극대화를 가능하게 하는 유전자 조합 개발 ⑦ 대체/배양육 요소 기술 <ul style="list-style-type: none"> - 기존의 육류를 대신하는 식물성 대체육 및 동물 세포를 이용한 배양육 생산 요소 기술

17.4 High-throughput 항체 분석 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 바이오 의약품의 순도 및 glycan 등을 다수, 소량의 샘플로 동시 분석할 수 있는 기술 - 세포주 개발 단계에서부터 생산성 뿐만 아니라 순도 및 glycan 을 고려하여 세포주 개발 가능 - 세포주 개발 초기에 적용하기 위해서는 수백 종의 세포주 후보군에서 생산된 mg 수준의 단백질 에 대한 high-throughput 정제 및 분석이 가능해야 함
세부사례	<ol style="list-style-type: none"> ① High-throughput 항체 정제 기술: Protein A, Protein G 등을 이용한 high-throughput 정제 기술 ② Electrophoresis, microfluidics 등 저비용 장치를 이용하여 수백 종류의 샘플에 대한 순도 및 glycan pattern 을 동시에 분석하는 기술 ③ Biological assay 를 통한 순도 및 glycan pattern 동시 분석 기술 ④ High-throughput screening platform <ul style="list-style-type: none"> - 항체 모듈의 최적 조합을 단 시간에 탐색하는 screening platform 을 구축하여 후보물질에 대한 효능 및 물성의 병렬적 검증 가능

17.5 Single Sensor/Detector 를 통한 실시간 다중 요소 측정

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 실시간 품질 결과 분석을 통한 명확한 생산 공정 예측, 관리 및 운영 - 일원화된 분석 및 품질 관리를 통한 제품 품질 향상
세부사례	<p>① 생산공정 각 과정에 Sensor(or Detector)를 통해 실시간 품질 측정 및 모니터링 (Validated PAT 기술 활용)</p> <ul style="list-style-type: none"> - 시료 채취 및 분석 소요 노동력/시간 감축 → 인건비 및 제조 비용 절감, 제품 품질 향상 <p>② 공정 과정에서부터 생산 완료까지의 일원화된 품질 관리를 통한 배치 출하 절차 간소화</p> <ul style="list-style-type: none"> - 실시간 품질 결과 축적을 통한 별도 배치 출하 시험 간소화 및 면제 가능

18. 차세대 정밀 의료 진단 및 바이오 융합 기술

18.1 다중 암 조기 진단 플랫폼

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 단일 혈액 샘플로 수십종의 암을 동시에 스크리닝 - 혈액 내 CTC, cfDNA 분리공정을 자동화하여 병원에서 진단 소요시간 단축에 기여 - 다중 바이오마커(유전자 마커, 대사 지표등)을 융합 분석하여 질병 진행단계를 예측
세부 사례	<p>① 초고속/대용량 다중 암 스크리닝 진단 기기</p> <ul style="list-style-type: none"> - 단일 혈액 샘플 내 유전체 및 단백질 정보를 바탕으로 수십종의 암을 동시에 스크리닝하는 고효율 분석 장비 - 극미량의 샘플로 미세유체설계 및 3D 나노 구조체를 이용하여 CTC, 엑소좀등을 물리적/화학적으로 손상없이 고순도 자동 분리 및 농축 디바이스 개발 <p>② 다중 채널 초고감도 나노바이오 센서 기반 측정 기기</p> <ul style="list-style-type: none"> - 나노반도체 소자 기술을 적용하여 단일 칩위 수십-수백개 다중암 특이적 마커는 labeling 없이 초고속으로 동시 스크리닝 하는 다중 채널 분석 기기

18.2 실험동물의 사용을 대체할 수 있는 독성평가 방법의 개발

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신약개발에 필요한 기간과 소요비용을 줄이고 설치류와 영장류를 포함한 윤리적인 실험동물 사용을 위한 차세대 독성평가 시스템 구축
세부사례	<p>① Organoid 또는 mini-organ 분야</p> <ul style="list-style-type: none"> - 인간의 장기특성을 모사할 수 있는 조직 배양조건에서 약물의 독성을 정성적, 정량적 측정이 가능한 시스템을 구축. 특히, 유전자 치료제의 염기서열 차이로 인해 독성 메커니즘 상 중간 특이성으로, 인간 종에서만 유효 독성이 예상되는 약물에 대한 독성 예측모델 개발 <p>② Organ on a chip 분야개발</p> <ul style="list-style-type: none"> - 다양한 장기가 순환계로 연결된 구조에서 약리/약동학적인 검사가 가능한 Animal-free ADME 시스템 ADME 시스템 구축 <p>③ 기타 in vitro culture system 분야</p> <ul style="list-style-type: none"> - 신약의 약리 작용과 독성 메커니즘에 기반한 다양한 독성 예측이 가능한 키트 또는 시험 방법의 개발

18.3 비임상/임상학적 약리효과를 측정할 수 있는 비침습적 바이오마커/ 모니터링 디바이스

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 신약개발을 위한 비임상 시험 시, 약물의 용량반응성과 치료효과를 보다 객관적이고 고빈도로 모니터링하여 PK/PD modeling에 활용하고 조직생검을 위한 부검이 필요한 실험의 경우 실험동물의 수요감소 - 신약개발을 위한 임상시험에서 약물의 객관적이고 정량적인 효능을 측정함으로써 약효에 대한 평가를 신속하게 하고 OLE (Open Label Extension) 스터디에 더 많은 환자군 모집
세부사례	<p>① 생화학적 액체생검분야</p> <ul style="list-style-type: none"> - 혈액 또는 뇌척수액 (CSF or cerebrospinal fluid)에서 높은 민감도로 약효를 예측 할 수 있는 높은 민감도의 생화학적 측정방법 개발 <li style="padding-left: 20px;">예) 고민감도의 NfL (Neurofilament Light Chain protein) 단백질 측정법 개선으로 퇴행성뇌질환 치료효과 조기 판별 - 혈액 내 바이오마커 정밀 분석하여 조기 탐지 <p>② 영상 분석 분야</p> <ul style="list-style-type: none"> - 특정 tracer 물질을 이용한 fMRI, PET 등의 영상검사로 각종 장기의 형태적, 기능적 변화를 모니터링 <li style="padding-left: 20px;">예) 타우 PET 을 이용한 알츠하이머성 치매의 진행 측정 <p>③ Mobile 헬스케어 디바이스 분야</p> <ul style="list-style-type: none"> - 뇌질환 또는 말초신경질환의 경우 실시간 발작, 경련, 운동능력 등의 신경학적 변화를 측정할 수 있는 웨어러블 디바이스의 개발 - 혈당, 간 또는 신장수치 등 혈류 내 metabolite 를 실시간 모니터링 할 수 있는 웨어러블 디바이스 개발

18.4 유전체 분석 기반 진단 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 차세대 유전체 분석 기술을 활용하여 유전적 변화를 탐지, 질병 조기 진단 및 예측에 활용 - 생체 이미징 데이터를 기반으로 다양한 면역 세포의 기능을 실시간으로 관찰하는 동시에 유전자 발현과의 상관관계 분석 통해 개인 맞춤형 정밀 진단/의료에 응용
세부사례	<ul style="list-style-type: none"> ① 유전체 분석 통한 액체생검 <ul style="list-style-type: none"> - 혈중 유전자 서열을 분석해 다양한 질병(암, 유전성 질환 등)을 조기 진단하고 신약 개발 타깃 발굴 ② AI 기반의 전사체 데이터 분석 및 질병 진단 <ul style="list-style-type: none"> - 멀티오믹스 데이터 및 의료 빅데이터 기반의 정밀 의료 진단 기술 개발 - 멀티 오믹스 데이터 기반 고속 스크리닝 기술 ③ 생체 이미징 기술과 유전체 분석 결합 연구 <ul style="list-style-type: none"> - 유전체 분석과 생체 이미징 기술의 결합으로 획득 가능한 실시간 면역 반응 통합 분석 - 초고속 분자 진단 이미징 기술

18.5 차세대 초음파 의료 기술

구분	주요 내용
활용분야	<ul style="list-style-type: none"> - 멀티모달 데이터(초음파, CT, 유전자 정보 등)를 통합 분석하여 질병 진단 정확도를 향상 - 초음파 신호 분석과 종단 연구를 결합 환자 이상징후 조기 감지 - 저해상도 영상을 고해상도 3D 모델로 변환하여 진단 및 치료지원 - AI 기반 의료 영상 분석으로 인체 장기별 데이터 분석 및 정량화, 효율적인 스캔경로 생성으로 진단 속도 및 정확도 향상 - 불규칙적인 곡면의 표면 매핑 기술을 이용한 임의 곡면 Flexible 트랜스듀서 설계 및 빔포밍 기술로 진단 시간 단축 - 의료기기에 적합한 우수한 생체 적합성, 내구성 및 성능을 제공하는 새로운 소재 - 의료기기의 기계적, 열적, 화학적 특성 향상시켜 기능성과 환자 편의성 개선

구분	주요 내용
세부사례	<p>① AI 기반 진단 정확도 향상 및 진단 보조 기술</p> <ul style="list-style-type: none"> - 멀티모달 초음파 영상 데이터와 데이터 퓨전(Data Fusion)기술을 활용한 진단 정확도 향상 기술 - 병변의 존재 여부, 악성 가능성, 질환의 진행 단계 등을 자동으로 판별하는 AI 진단 보조 기술 - 종단적 연구((Longitudinal Study) 기반 환자별 건강 상태 모니터링 및 이상 징후 조기 감지 기술 - 의료진단기기 RF 신호 분석을 통한 병변 특성 추출 및 정상/비정상 판별 기술 <p>② AI 기반 장기 인식 및 영상 분석 시스템</p> <ul style="list-style-type: none"> - 딥 러닝(Deep Learning) 기반 다중 장기 동시 인식 알고리즘 - 비전 기술을 활용 실시간 영상 분석 및 최적 포커싱 - ML 기반 실시간 신체 구조 및 진단 부위 분석 기술 - 형상 인식 알고리즘을 통한 임의의 곡면 부위 영상 획득 <p>③ 진단 결과 해석 및 리포트 자동화</p> <ul style="list-style-type: none"> - 병변 변화 추적 및 의료진 위한 진단 결과 근거 제시 - 형태/기능적 특성 및 장기조직 물성에 대한 정량 지표 도출 - AI 기반 정량적 지표제공 및 자동화 보고서 생성 기술 <p>④ 고급 영상 처리 및 재구성 기술</p>

구분	주요 내용
	<ul style="list-style-type: none"> - Reverberation, 허상(Artifacts), Clutter 제거 등을 통한 고해상도/고대조도 초음파 영상 획득 기술 - 초고속 영상 획득 및 재구성 통한 미세혈관 영상 복원 - 실시간 정량적 영상화 기술 및 조직 특성화를 통한 기능성 장기 별 영상 구분 기술 <p>⑤ 차세대 압전 세라믹 소재 개발</p> <ul style="list-style-type: none"> - 고성능 압전 단결정(Single Crystal), Templated Grain Growth 방식의 압전 다결정(Poly Crystal) - 유전/압전 특성을 높이기 위한 무연계 화학적 조성 설계(① Dopant, ② Domain) 및 저온 열처리 기술 <p>⑥ 생체적합성 스마트 하이드로겔 개발</p> <ul style="list-style-type: none"> - 하이드로겔의 물리적, 화학적 특성을 조절하여 약물 전달, 조직 재생 등의 의료 용도에 맞게 최적화 설계하는 기술